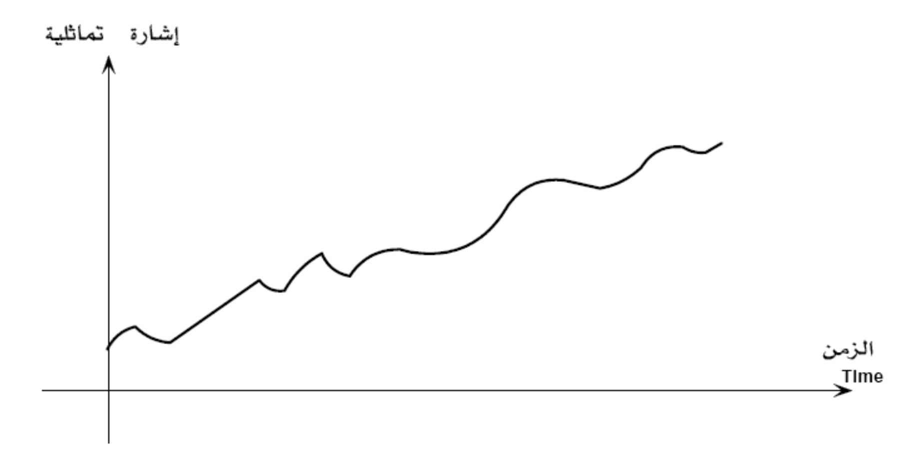
diab abdien diab taha
university of khartoum
SUDAN

الكميات الرقمية والتماثلية

تنقسم الدوائر الإلكترونية إلى قسمين : الرقمية والتماثلية. تحتوي الإلكترونيات الرقمية على كميات ذات قيم منفردة (Discrete) ، أما الإلكترونيات التماثلية فإنها تحتوي على كميات ذات قيم متواصلة (Continuous).

في كثير من الحالات تكون التطبيقات مبنية على الصيغة الرقمية والتماثلية للإشارة في نفس الوقت ، لذا يستحسن التعرف على الكميات والإشارات التماثلية بالرغم أن الموضوع الأساسي في حالتنا هو الإلكترونيات الرقمية.

الكمية التماثلية هي الكمية ذات القيم المتواصلة (Continuous) والكمية الرقمية هي الكمية ذات القيم المنفردة (Discrete) . يوضح الشكل(١ -١) إشارة ذات صيغة تماثلية أما الشكل (١ - ٢) فهو يمثل إشارة ذات صيغة رقمية .

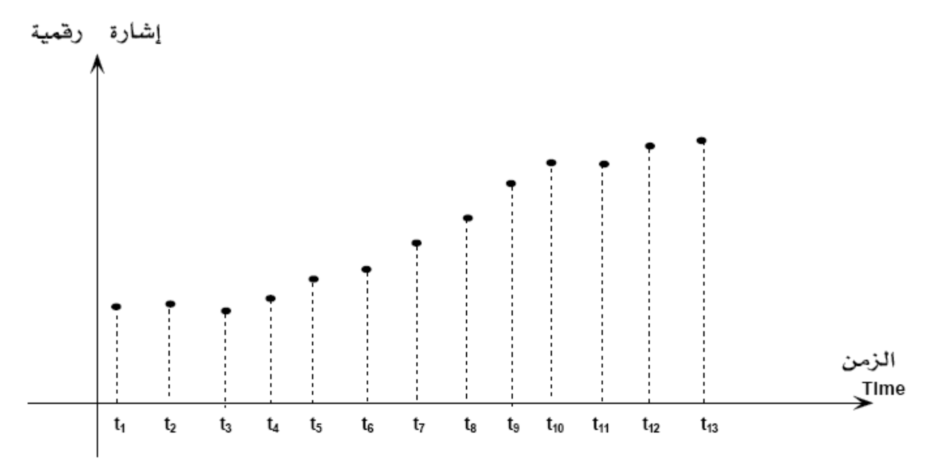


الشكل(١ -١):إشارة تماثلية.

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

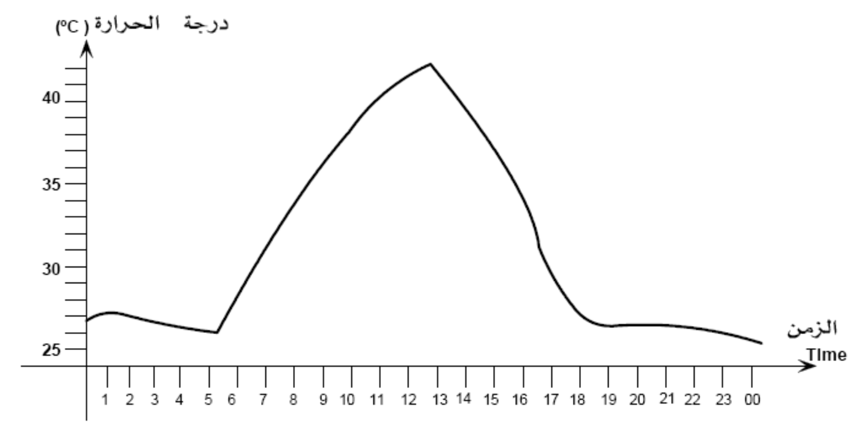
تكون طبيعة الظواهر الفيزيائية المراد قياسها أو معالجتها تماثلية. على سبيل المثال نذكر تغير درجة حرارة الجو التي غالباً ما تتراوح من قيمة إلى قيمة أخرى بصفة متواصلة سواء كانت حالة ارتفاع درجة الحرارة من الصباح الباكر إلى الزوال أو انخفاضها من بداية العصر إلى آخر الليل.



الشكل(١ -٢): إشارة رقمية.

إذا قمنا بقياس درجة الحرارة بواسطة حساس دقيق فإننا نلاحظ أن التغير يحدث بصفة متواصلة من قيمة إلى أي قيمة أخرى، قد يبلغ عدد القيم بين هاتين القيمتين عدداً يقارب ما لا نهاية من القيم.
لهذا السبب تكون عملية معالجة تماثلية بواسطة الحاسب مستحيلة لأن الحاسب يتعامل بكميات محددة ومعروفة لديه ألا وهي الكميات الثنائية (الأصفار و الآحاد) والتي هي أبسط صيغة للكميات الرقمية.
إذا أردنا رسم درجة الحرارة بدلالة الزمن خلال يوم صيفي حار فإنه سيشبه المنحنى المرسوم على الشكل(١ -٣) . ونلاحظ في هذه الحالة تواصل كل نقاط المنحنى مع بعضها البعض.

diab abdien diab
albaha university
Saudia arabia

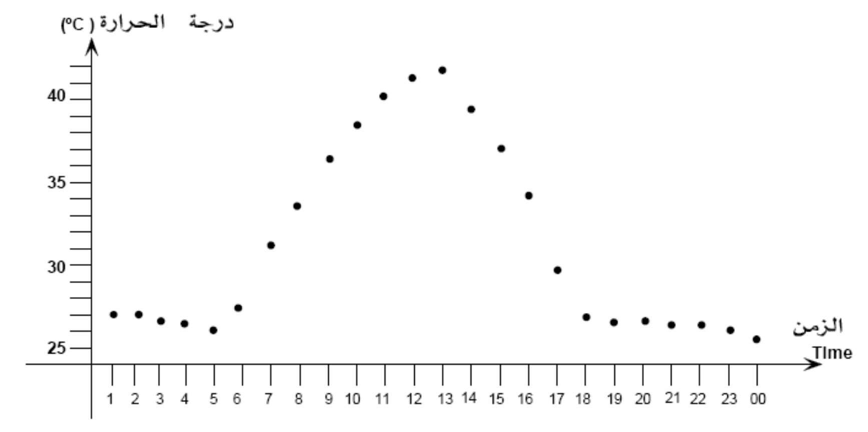


الشكل(١ -٣): إشارة تماثلية تبين درجة الحرارة بدلالة الزمن ليوم صيفي.

إذا أردنا معالجة درجة الحرارة بجهاز إظهار رقمي أو بالحاسب فما علينا إلا أن نرقم هذه الإشارة.

وتحتوي عملية الترقيم على عدة مراحل نذكر منها:

١. أخذ عينات للإشارة التماثلية Sampling مما يعني قياس درجة الحرارة في كل ساعة فقط و هذا ما هو موضح بالشكل(١ -٤).

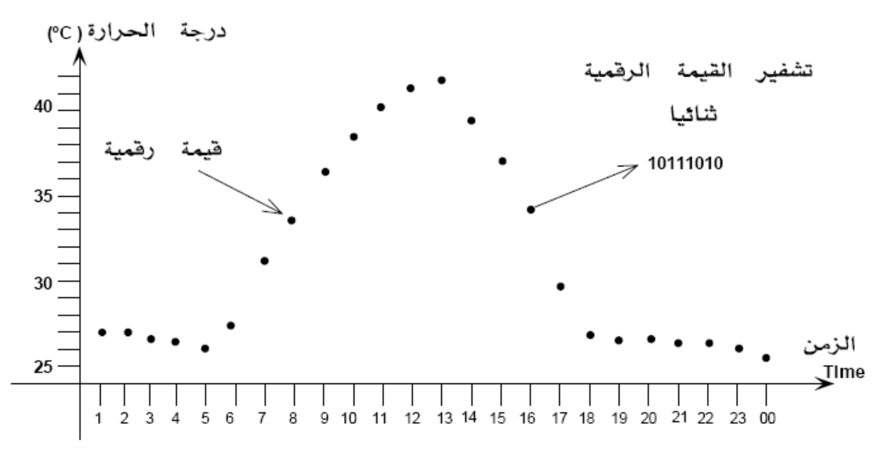


الشكل(١ -٤):عينات في كل ساعة للإشارة التماثلية السابقة.

٢. تكميم العينات Quantization : الهدف من هذه العملية هو استخدام عدد محدود وثابت من القيم التي تقارب قيم أي عينات مأخوذة بين أدنى قيمة وأقصى قيمة للإشارة، لأننا إذا أخذنا عينات نفس الظاهرة في زمن آخر نحصل على قيم أخرى وهذا ما يؤدي إلى تزايد قيم العينات في كل مرة نعالج الإشارة التماثلية. فالهدف من التكميم هو تحديد عدد القيم التي سوف تعالج في المرحلة التالية.

٣. مرحلة التشفير Encoding : والتي تحتوي على تمثيل أي قيم من القيم المكممة المحدودة العدد بواسطة سلسلة من البتات الثنائية (آحاد و أصفار) ، انظر إلى الشكل(١ -٥).

وتكون عملية التشفير من العشري إلى الثنائي ، و في هذه العملية تحتوي شريحة المشفر على دخل واحد وعدة مخارج.



الشكل(١ -٥): عملية تشفير عينة مكممة.

إذا كان عدد مستويات المكمم 256 مستوى فسوف يكون المشفر ذو دخل واحد وثمان مخارج يعني تُشفر كل قيمة مكممة بواسطة 8 بتات ثنائية.

هكذا تصبح الإشارة التي كانت طبيعتها تماثلية رقمية وجاهزة للمعالجة بواسطة أي جهاز رقمي أو حاسب آلي.

يوجد بعض الدوائر المتكاملة Integrated Circuits التي تؤدي الوظائف الثلاثة السابق ذكرها وهي ما يُطلق عليها اسم المحولات التماثلية الرقمية (ADC) Analog to Digital Converters.

كما يوجد أيضاً الدوائر التي تؤدي العمليات العكسية لعملية ADC وهي ما يُطلق عليها اسم المحولات الرقمية التماثلية Digital to Analog Converters (DAC).

يمتاز الرقمي على التماثلي في معظم التطبيقات الالكترونية. و تتميز أيضاً عملية المعالجة والإرسال للبيانات الرقمية بأكثر فعالية عن نظيرتها التماثلية.

ومن مزايا الإلكترونيات الرقمية على التماثلية مقاومتها للضوضاء أو التشويش وقدرة التخزين العالية .

الكميات الثنائية:

تحتوي الإلكترونيات الرقمية على دوائر وأنظمة تستخدم حالتين اثنتين فقط. تتمثل هاتين الحالتين بقيمتين للجهد: المستوى العالي أو High و المنخفض أو Low.

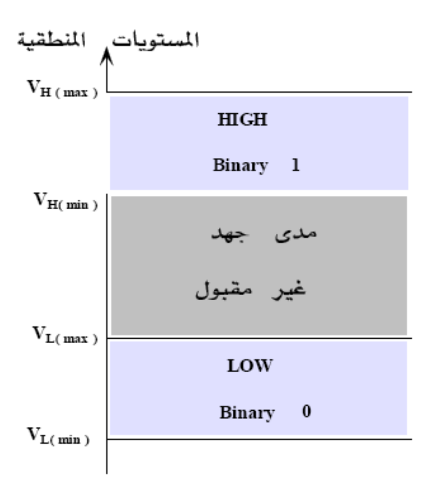
نستطيع أن نمثل الحالتين بمفاتيح مغلقة أو مفتوحة، مصباح مضيء "ON" أو مطفيء "OFF".

نستخدم الأرقام 0 و 1 للتعامل رياضياً مع هذا النوع من الحالات والنظام الرقمي الذي يتولى هذه العمليات هو النظام الثنائي والذي تحتوي رموزه على الأرقام 0 و 1.

في الدوائر الرقمية وفي حالة المنطقية الموجبة يتمثل البت 1 بالجهد العالي High والبت 0 بمستوى الجهد المنخفض Low.

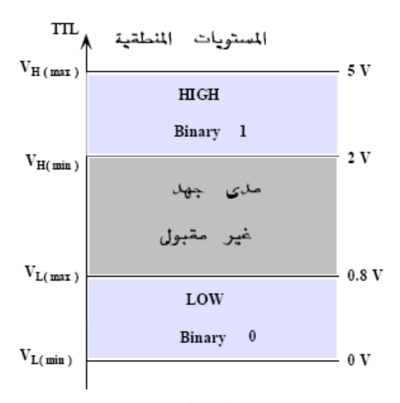
المستويات المنطقية:

تسمى الجهود التي تُمثل 0 و 1 بمستويات منطقية. في الحالة المثالية يمثل أحد المستويات High والمستوى الثاني يمثل Low. لكن في الدوائر الرقمية يدل عملياً High على أي قيمة للجهد تكون قيمتها تتراوح بين قيمة محددة دنيا وقيمة محددة قصوى. كذلك الوضع بالنسبة للمستوى Low. يكون من غير المقبول تداخل مدى High مع مدى Low كما هو موضح بالشكل(١ -٦).



الشكل(١ -٦):المستويات المنطقية.

نرى من خلال الشكل أن جهد High يتراوح بين $V_{H(Min)}$ و $V_{H(Max)}$ كما يتراوح جهد Low بين $V_{L(Min)}$ و $V_{L(Max)}$ وتكون حالات القيم بين $V_{H(Min)}$ و $V_{H(Max)}$ غير مقبولة ، لأنها تستطيع أن تعني 0 كما تستطيع أن تعني 1 ، لذا تكون القيم في هذا المدى غير مستخدمة على الإطلاق.
على سبيل المثال في الدوائر الرقمية من نوع TTL يكون مدى High بين 2V و 5V ومدى Low بين 0V و 0.8V و هذا ما هو موضح في الشكل(١ -٧).



الشكل(١ -٧): المستويات المنطقية الخاصة بحالة TTL.

إذا استقبلنا إشارة رقمية في لحظة ما وكانت قيمتها 3.2V فسنقرأها كأنها High أو 1 وإذا حصلنا على إشارة قيمتها 0.6V فسوف تعني لنا جهد Low أو 0 . كل ما هو أكبر من 0.8V وأصغر من 2V يكون غير مقبول.

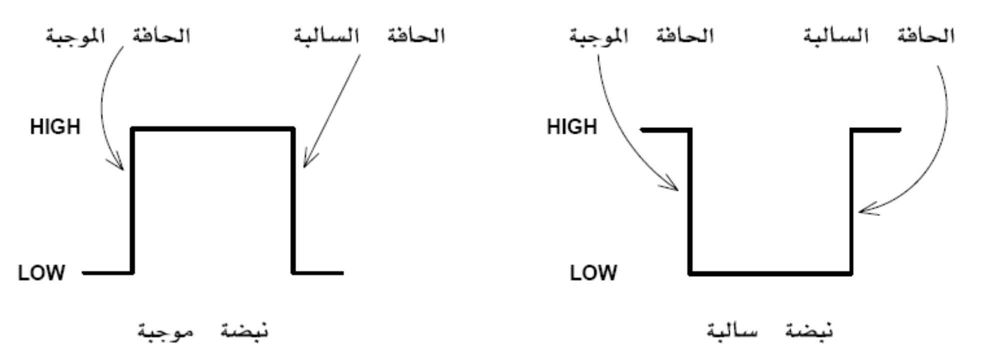
الإشارات الرقمية

تحتوي الإشارات أو الموجات الرقمية على قيم للجهد تتراوح بين القيم High و Low في سلسلة ذات تغير عشوائي.

تكون الإشارات الرقمية عبارة عن نبضات مربعة تدل في بعض الأحيان و التي يطلق عليها اسم المنطقية الموجبة على 1 عندما تتغير من Low إلى High وعلى 0 عندما تتغير من High إلى Low.

و العكس يحدث في حالة المنطقية السالبة .

يوضح الشكل(١ -٨) أنواع النبضات التي من خلالها تُشفر الجهد أو المستوى High والجهد Low.



الشكل(١ -٨):النبضات المستخدمة في الإلكترونيات الرقمية.

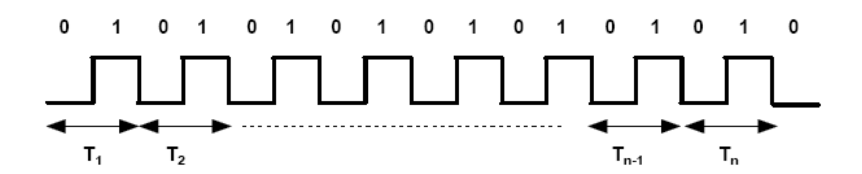
نلاحظ أن النبضة الموجبة تحتوي على حافة موجبة متبوعة بمستوى ثابت (High) وتنتهي بحافة سالبة ، أما النبضة السالبة فإنها تتكون من حافة سالبة متبوعة بمستوى ثابت (Low) وتنتهي بحافة موجبة.

تتألف معظم الإشارات في الأنظمة الرقمية من سلسلة من النبضات التي بدورها تنقسم إلى سلاسل دورية Periodic أو غير دورية Aperiodic.

الإشارة الدورية هي الإشارة التي تعيد نفسها بعد زمن T يدعى زمن الدورة الواحدة أو Period.

يبين الشكل(١ -٩) إشارة رقمية دورية والشكل(١ -١٠) إشارة رقمية عشوائية غير دورية.





$T_1=T_2=...T_{n-1}=T_n=T$ = Period زمن الدورة الواحدة

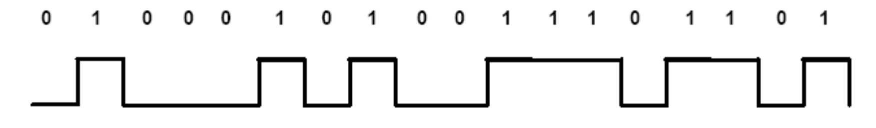
Frequency = f =1/T التردد

الشكل(١ -٩): إشارة رقمية دورية.

التردد f (frequency) هو عدد المرات التي تعيد الإشارة فيها نفسها خلال ثانية واحدة. وحدة التردد هي الهيرتز Hertz (Hz).

العلاقة بين التردد f وزمن الدورة الواحدة T هو :

$$f=\frac{1}{T} \qquad \text{أو} \qquad T=\frac{1}{f}$$



إشارة رقمية عشوائية
غير دورية

الشكل(١ -١٠): إشارة رقمية عشوائية غير دورية.

diab abdien diab taha
university of khartoum
SUDAN

أجهزة القياس الرقمية

نحتاج إلى عدد من الأجهزة لعزل، تحديد وتصحيح المشاكل المتعلقة بالأنظمة أو الدوائر الرقمية. في كثير من الأحيان تُستخدم هذه الأجهزة لفحص الدوائر الرقمية. من بين هذه الأجهزة نذكر:

١ - جهاز الأسيلوسكوب **Oscilloscope** :

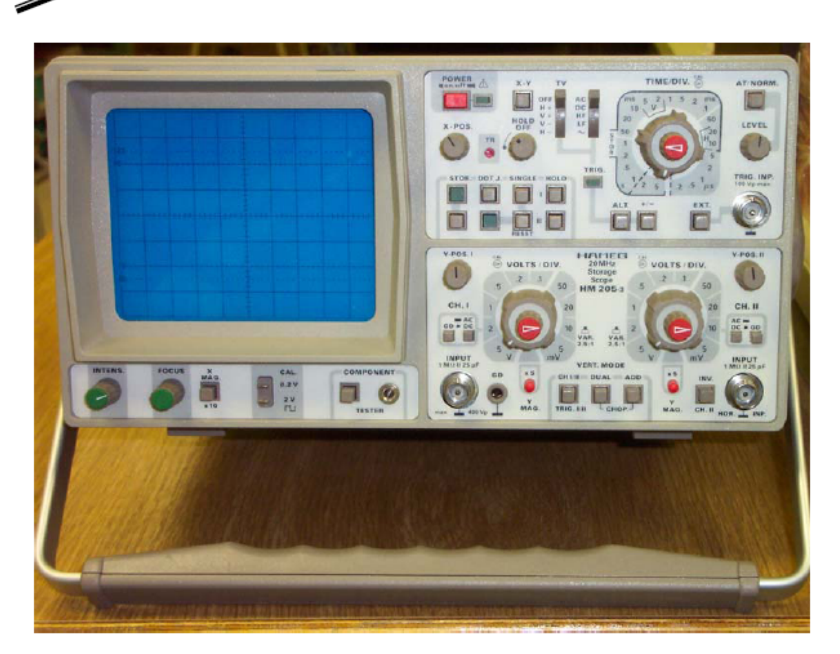
جهاز الأسيلوسكوب هو من الأجهزة الأكثر استخداماً لفحص تحديد وتصحيح الأخطاء. مبدأه هو عرض منحنى إشارة كهربية على شاشته.

يبين المنحنى كيف تتغير الإشارة مع الزمن يدل المحور العمودي على جهد الإشارة كما يدل المحور الأفقي على الزمن. يمكننا عرض الإشارة الرقمية على شاشة من الحصول على عدة عوامل كزمن دورة الإشارة وترددها وغير ذلك.

يوجد نوعان من أجهزة الأسيلوسكوب: التماثلي والرقمي. يقوم الأسيلوسكوب التماثلي بعرض الإشارة الداخلة عبر أحد قنواته مباشرةً على شاشته. أما الأسيلوسكوب الرقمي فإنه يأخذ عينات للإشارة ويستخدم محول تماثلي رقمي ADC لتحويل الجهد المقاس إلى معلومات رقمية يستخدمها فيما بعد لبناء ورسم الإشارة على الشاشة.

يوضح الشكل(١ -١١) أجهزة أسيلوسكوب من النوع الرقمي و الشكل(١ -١٢) جهاز من النوع التماثلي.

diab abdien diab
albaha university
Saudia arabia



الشكل(١ -١٢): جهاز أسيلوسكوب من النوع التماثلي.

٢ - المحلل المنطقي **Logic Analyzer**:

يستخدم هذا الجهاز ، كما يظهر في الشكل(١ -١٣) لكشف وعرض البيانات الرقمية بتنسيقات متعددة، كتنسيق الأسيلوسكوب ، المخطط الزمني و جدول الحالات.

أ - تنسيق الأسيلوسكوب

يستخدم الجهاز في هذه الحالة لعرض منحنى الإشارة على الشاشة وهذا لإمكانية قياس بعض عوامل النبضات والإشارة.

ب - تنسيق المخطط الزمني Timing Diagram

يستطيع المحلل المنطقي من عرض ستة عشرة موجة، مما يمكن من تحليل مجموعة من الموجات أو الإشارات وتعيين أو تحديد العلاقة فيما بينهما خلال الزمن.

diab abdien diab taha
university of khartoum
SUDAN

ج - تنسيق جدول الحالات State Table

يستطيع المحلل في هذه الحالة من عرض البيانات الثنائية على شكل جداول. وتعرض البيانات في عدة أنظمة عددية كالثنائي Binary والثماني Octal والسداسي العشري Hexadecimal والثنائي المشفر عشرياً BCD وشفرات ASCII.



الشكل(١ -١٣):جهاز المحلل المنطقي.

٣ - جهاز المجس المنطقي والنبضي Logic Probe , Logic Pulser

يعتبر جهاز الاختبار المنطقي أو المجس كأداة لفحص وكشف أعطال الدوائر المنطقية وهذا بإحساس عدد من الظروف في نقطة معينة من الدائرة.

يبين الشكل(١ -١٤) صورة لمجس منطقي.

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN



الشكل(١ -١٤): المجس منطقي.

يستطيع هذا الجهاز من كشف قيم الجهود المنخفضة والعالية ، النبضات المنفردة والمتكررة كما يستطيع الكشف عن الدارات المفتوحة. يحتوي الجهاز على مصباح يدل على الحالة أو الظرف السائد في نقطة معينة من الدائرة.

أما جهاز النبضي المنطقي Logic Pulser ، و الذي يظهر على الشكل(١ -١٥)، فإنه يُولد موجات نبضية متكررة على أي نقطة في الدائرة. بإمكاننا إرسال نبضات عبر نقطة معينة واستقبالها على نقطة ثانية بواسطة جهاز الاختبار المنطقي Logic Probe.



الشكل(١ -١٥): المجس منطقي النبضي.

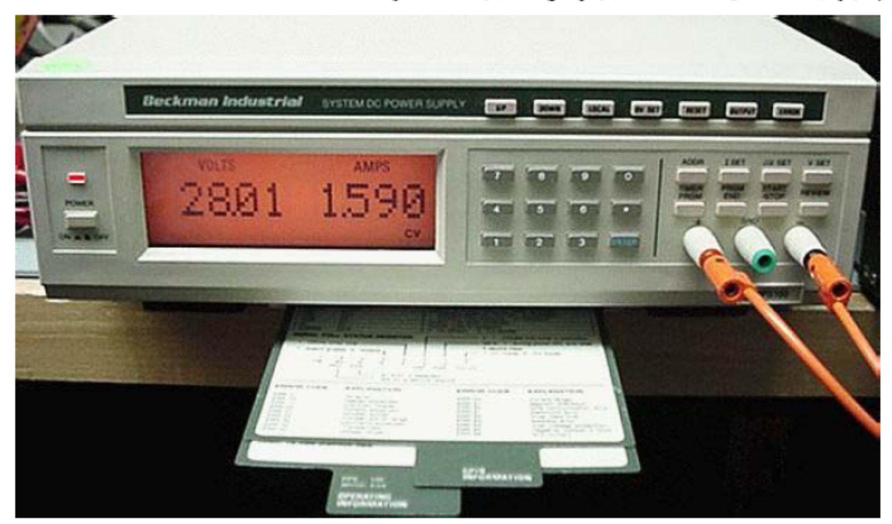
diab abdien diab
albaha university
Saudia arabia

يستطيع الجهاز النبضي المنطلق من الكشف على دارات القصر Shorts.

٤ - مولد الجهد المستمر DC Power Supply:

يعتبر مولد الجهد من الأجهزة الأساسية لتشغيل الدوائر الرقمية. بما أن كل الدوائر الرقمية تحتاج إلى جهد مستمر فإن مولد الجهد هو الذي يُحول الطاقة الكهربية المتناوبة AC إلى جهد مستمر ومنظم. أغلب دوائر TTL وبعض دوائر CMOS تحتاج إلى جهد قيمته +5V .

يظهر في الشكل(١ -١٦) جهاز مولد للجهد المستمر.



الشكل(١ -١٦):جهاز مولد للجهد المستمر.

٥ - مولد الإشارات (الدوال) Function Generator:

مولد الإشارات المتعددة هو عبارة عن مصدر للإشارة يُستخدم للتزويد بالإشارة النبضية ، والموجات الجيبية والمثلثة. نرى في الشكل(١ -١٧) جهاز مولد للإشارات.

diab abdien diab taha
university of khartoum
SUDAN





الشكل(١ -١٧):جهاز مولد الإشارات.

٦ - جهاز القياس متعدد الوظائف الرقمي (DDM) Digital multi meter

تُستخدم هذه الأداة لقياس الجهد المستمر DC والمتناوب AC، التيار المستمر والمتناوب وكذلك المقاومات.

يظهر على الشكل(١ -١٨) صور لبعض أجهزة القياس المتعددة الوظائف.

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN







الشكل(١ -١٨): أجهزة القياس المتعددة الوظائف.

diab abdien diab
albaha university
Saudia arabia

اختبار ذاتي

١. ماذا يدعى للكميات ذات القيم المستمرة؟

٢. ماذا نعني بالبت؟

٣. ما هي مميزات الإلكترونيات الرقمية مقارنة مع نظيرتها التماثلية؟

٤. ما هو تردد موجة تتكرر نبضاتها كل 10ms ؟

٥. ما هو زمن الدورة الواحدة لموجة ذات تردد 1MHz ؟

٦. ارسم الموجه التي تمثل البيانات 100111010101 ؟ هل الموجه دورية في أم لا؟

٧. ارسم الموجه التي تمثل البيانات 1010101010101010 ؟ هل الموجه دورية في مجال وجودها أم لا؟

٨. ماذا يُطلق على الكميات ذات القيم المنفردة؟

٩. ما هي مهمة جهاز الأسيلوسكوب؟

١٠. ما هي القدرات التي يملكها الأسيلوسكوب الرقمي مقارنة مع نظيره التماثلي؟

١١. ما هي مهمة المحلل المنطقي Logic Analyzer ؟

١٢. ما هي دور المجس المنطقي Logic Probe ؟

١٣. ما هو نوع المجس الذي بامكانه الكشف عن الدوائر المفتوحة؟

diab abdien diab taha
university of khartoum
SUDAN

الأنظمة العددية

نظام العد العشري المعروف لدينا ليس هو النظام الوحيد الذي يمكن للإنسان استخدامه، ولكن بحكم اعتيادنا على هذا النظام أصبح يُخيل إلينا أنه النظام العددي الوحيد. فيما يلي سنقوم بالتعرف على بعض الأنظمة العددية الأخرى وطرق التحويل فيما بينها.

أهم هذه الأنظمة هو النظام الثنائي Binary System لأنه لغة الدوائر الرقمية والتي تمثل الأساس التي تقوم عليه الحاسبات وجميع أنظمة التحكم والاتصال الرقمية الحديثة. كذلك سنقوم بدراسة النظام الثماني Octal System والنظام الست عشري Hexadecimal System لما لهما من استخدام واسع في الإلكترونيات الرقمية لتمثيل مجموعة كبيرة (سلسلة طويلة) في الأرقام الثنائية بعدد قليل من الأرقام الثمانية أو الست عشرية.

جميع الأنظمة العددية تتشابه فيما بينها فهي جميعاً مبنية على ترتيب الرموز على شكل خانات وقيمة أي رمز تتحدد بحسب الخانة التي يقع فيها وعليه فإن أي نظام عددي يتميز بالآتي: -

١. عدد الرموز المستخدمة والتي تمثل أساس النظام.
٢. قيمة أي رمز تساوي الرمز مضروباً في الأساس مرفوعاً لقوة تساوي ترتيب الخانة ناقص واحد.

و سنقوم أولاً بمراجعة للنظام العشري لكي تساعدنا على فهم الأنظمة العددية الأخرى.

٢-١ النظام العشري Decimal System

النظام العشري مؤلف من عشرة رموز "أرقام" Digits وهي 0 ، 9،8،7،6،5،4،3،2،1 ولهذا سُمي بالنظام العشري وأساس هذا النظام هو العدد 10 . ونستطيع تمثيل أي كمية عن طريق ترتيب هذه الرموز على شكل خانات حيث تملك كل خانة وزناً هو الرقم 10 مرفوعاً لقوة تساوي ترتيب الخانة ناقص واحد وتكون القوة سالبة في حالة الكسر.

diab abdien diab
albaha university
Saudia arabia

الجدول التالي يُمثل وزن كل خانة في النظام العشري:

....	10^3	10^2	10^1	10^0	10^{-1}	10^{-2}	10^{-3}	....
....	1000	100	10	1	$\frac{1}{10}$	$\frac{1}{100}$	$\frac{1}{1000}$	....
تمثيل الأرقام الصحيحة					تمثيل الكسور			

جدول (٢ -١)

مثال١:

كم قيمة الرقم 632 ؟

الحل:

$$(10^2 \times 6) + (10^1 \times 2) + (10^0 \times 3) =$$

$$(100 \times 6) + (10 \times 2) + (1 \times 3) =$$

$$600 + 20 + 3 = 623$$

فالرمز3 في خانة الآحاد قيمته تساوي 3 وحدات، والرمز 2 في خانة العشرات قيمته تساوي 20 وحدة والرمز 6 في خانة المئات قيمته تساوي 600 وحدة.

مثال٢:

كم قيمة الرقم 2574 ؟

الحل:

$$(10^3 \times 2) + (10^2 \times 5) + (10^1 \times 7) + (10^0 \times 4) =$$

$$2000 + 500 + 70 + 4 =$$

$$= 2574$$

مثال٣:

كم قيمة الرقم 0.25 ؟

الحل:

$$(10^{-2} \times 5) + (10^{-1} \times 2) =$$
$$(\frac{1}{100} \times 5) + (\frac{1}{10} \times 2) =$$
$$0.05 + 0.2 = 0.25$$

مثال٤ :

كم قيمة الرقم 47.25 ؟

الحل:

$$(10^{-2} \times 8) + (10^{-1} \times 3) + (10^{1} \times 4) + (10^{0} \times 7) =$$
$$(\frac{1}{100} \times 8) + (\frac{1}{10} \times 3) + (10 \times 4) + (1 \times 7) =$$
$$0.08 + 0.3 + 40 + 7 = 47.38$$

٢ -٢ النظام الثنائي Binary System

يتألف هذا النظام من رمزين فقط 0 ، 1 وأساس هذا النظام هو 2 . أي أن وزن كل خانة يساوي 2 مرفوعاً لقوة تساوي ترتيب الخانة ناقص واحد.

الجدول التالي يُعطي وزن كل خانة في النظام الثنائي:

....	2^5	2^4	2^3	2^2	2^1	2^0	2^{-1}	2^{-2}	2^{-3}	....
....	32	16	8	4	2	1	$\frac{1}{2}$	$\frac{1}{4}$	$\frac{1}{8}$	....
تمثيل الأرقام الصحيحة							تمثيل الكسور			

جدول (٢ -٢)

نظام العد الثنائي شبيه بالنظام العشري فنحن عندما نقوم بعملية العد نقوم بفتح خانة جديدة ونستمر بالعد 0 ، 3,2,1 حتى نصل إلى 9 ثم نقوم بفتح خانة جديدة ونستمر بالعد 13،12,11,10 .... حتى نصل إلى ٩٩ فنقوم بفتح خانة ثالثة ونستمر بالعد 103،102,101,100 .... وهكذا.

في النظام الثنائي نقوم بنفس العملية مع الاختلاف الوحيد وهو أن لدينا رموزاً أقل وهذا من المفترض أن يجعل العملية أسهل قليلاً فكلما وصلت أي خانة إلى 1 نفتح خانة جديدة.

0 ، 1 الآن نفتح خانة جديدة

10 ، 11 الآن نفتح خانة جديدة

100 ، 101 ، 110 ، 111 الآن نفتح خانة جديدة

1000، 1001 ، 1010 ، 1111

الجدول التالي يُمثل الأعداد من 0 إلى 15 وما يُقابلها في النظام الثنائي :

النظام العشري	النظام الثنائي
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001
10	1010
11	1011
12	1100
13	1101
14	1110
15	1111

جدول (٢ -٣)

للتحويل من النظام الثنائي إلى النظام العشري فإننا نقوم بجمع قيمة كل خانة في الرقم الثنائي.

مثال١:

أوجد الرقم العشري المكافىء للرقم الثنائي 101؟

الحل:

101 تساوي:

$$(2^2 \times 1) + (2^1 \times 0) + (2^0 \times 1) =$$
$$(4 \times 1) + (2 \times 0) + (1 \times 1) =$$
$$4 + 0 + 1 = 5$$

مثال٢:

أوجد الرقم العشري المكافىء للرقم الثنائي 11011؟

الحل:

11011 تساوي:

2^4	2^3	2^2	2^1	2^0	الأوزان
16	8	4	2	1	
×	×	×	×	×	
1	1	0	1	1	

=27

٢ -٢ -١خواص النظام الثنائي:

١. رموز النظام الثنائي هي 0 ، 1
٢. أساس النظام الثنائي هو 2
٣. خانات النظام الثنائي هي قوى العدد 2 وتسمى الخانة بت Bit.

لوجود أكثر من نظام عد فإننا عادةً ما نكتب الرقم بين قوسين ويكتب أسفل القوس أساس النظام المستخدم أمثلة:

أرقام ثنائية $(100)_2, (1101)_2$

أرقام عشرية $(101)_{10}, (257)_{10}$

٢ -٣ النظام الست عشري Hexadecimal System

النظام الست عشري يتكون من ستة عشر رمزاً وهي:

0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F

مع ملاحظة أن الحروف A,B,C,D,E,F تُكافئ الأرقام 10,11,12,13,14,15.

٢ -٣ -١ خواص النظام الست عشري

١. أساس النظام الست عشري هو الرقم 16

٢. خانات النظام الست عشري هي قوى الرقم 16

....	16^2	16^1	16^0	16^1	16^1	....
....	256	16	1	$\frac{1}{16}$	$\frac{1}{256}$	....
تمثيل الأرقام الصحيحة				تمثيل الكسور		
جدول (٢ -٤)						

أمثلة:

$(F5)_{16}, (47)_{16}, (1A3)_{16}$

مثال١:

حَوِل الرقم $(10B)$ إلى مكافئه العشري

الحل:

101لاحظ أن B تقابل 11 في النظام العشري

$(10B)$

$$(16^2 \times 1) + (16^1 \times 0) + (16^0 \times 11) =$$

$$(256 \times 1) + (16 \times 0) + (1 \times 11) =$$

$$256 + 16 + 11 = 267$$

$$\therefore (267)_{10} = (10B)_{16}$$

مثال٢ :

حَول الرقم $(10)_{16}$ إلى نظيره العشري

الحل:

$(10)_{16}$

$$(16^1 \times 1) + (16^0 \times 0) =$$

$$(16 \times 1) + (1 \times 0) =$$

$$16 + 0 = 16$$

$$\therefore (16)_{10} = (10)_{16}$$

الجدول التالي يُعطي الأعداد من 0 إلى 15 وما يُكافئها في النظامين الثنائي والست عشري.

النظام العشري	النظام الثنائي	النظام الست عشري
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

جدول (٢ -٥)

٢ -٤ التحويل من النظام العشري إلى النظام الثنائي

للتحويل من النظام العشري إلى النظام الثنائي فإننا نستخدم طريقة القسمة المتكررة على 2 . وذلك بقسمة الرقم العشري على 2 ونحتفظ بالباقي ثم نقسم ناتج القسمة السابق على 2 مرة أخرى ونحتفظ بالباقي ونكرر العملية حتى يكون ناتج القسمة 0 كما في المثال التالي.

مثال١ :

حول الرقم 6 إلى مكافئه الثنائي

الحل:

	الباقي	الناتج	
الأقل رتبة LSB	0	3	$6 \div 2 =$
	1	1	$3 \div 2 =$
	1	0	$1 \div 2 =$
الأعلى رتبة MSB			$\therefore (110)_2 = (6)_{10}$

مثال٢ :

حول الرقم 19 إلى نظيره الثنائي

الحل:

	الباقي	الناتج	
الأقل رتبة LSB	1	9	$19 \div 2 =$
	1	4	$9 \div 2 =$
	0	2	$4 \div 2 =$
	0	1	$2 \div 2 =$
	1	0	$1 \div 2 =$
الأعلى رتبة MSB			$\therefore (10011)_2 = (19)_{10}$

ويمكن التأكد من صحة الحل من خلال تحويل الرقم الثنائي إلى مكافئه العشري مرة أخرى.

$(10011)_2$

$$(2^4 \times 1) + (2^3 \times 0) + (2^2 \times 0) + (2^1 \times 1) + (2^0 \times 1) =$$
$$(16 \times 1) + (8 \times 0) + (4 \times 0) + (2 \times 1) + (1 \times 1) =$$
$$16 + 0 + 0 + 2 + 1 = 5$$
$$= (19)_{10}$$

٢ -٥التحويل من النظام الثنائي إلى النظام الست عشري

نظراً لوجود علاقة بين أساسي النظامين الثنائي والست عشري وهي أن $16 = 2^4$ فأن كل أربع خانات ثنائية تُقابل خانة واحدة ست عشرية مما يجعل التحويل بينهما سهلاً وسريعاً. للتحويل من النظام الثنائي إلى النظام الست عشري نقوم بالتالي:

١. نقسم الرقم الثنائي إلى مجموعات كل مجموعة مكونه من أربع خانات مبتدئين من أقصى اليمين.
٢. نحصل على المكافىء العشري لكل مجموعة.
٣. من المكافىء العشري نحصل على المكافىء الست عشري.

مثال١:

حول الرقم $(110101)_2$ إلى مكافئه الست عشري

الحل:

الثنائي	$(0011 \quad 0101)_2$
العشري	$(3)_{10} \quad (5)_{10}$
الست عشري	$(35)_{16}$

$$\therefore (35)_{16} = (110101)_2$$

مثال٢:

حول الرقم $(1101011)_2$ إلى مكافئه الست عشري

الحل:

الثنائي	$(0110$	$1011)_2$
العشري	$(6)_{10}$	$(11)_{10}$
الست عشري	$(6)_{16}$	$(B)_{16}$

$$\therefore (6B)_{16} = (1101011)_2$$

مثال٣:

حول الرقم $(1011100000)_2$ إلى نظيره الست عشري

الحل:

الثنائي	$(0010$	1110	$0000)_2$
العشري	$(2)_{10}$	$(14)_{10}$	$(0)_{10}$
الست عشري	$(2)_{16}$	$(E)_{16}$	$(0)_{16}$

$$\therefore (2EO)_{16} = (1011100000)_2$$

٢ -٦التحويل من النظام الست عشري إلى النظام الثنائي

هنا نقوم بتحويل كل رمز ست عشري إلى أربع خانات ثنائية ، وذلك بالاستعانة بجدول (٢ -٥)

مثال١:

حَول العدد 2B5 إلى نظيره الثنائي

الحل:

الست عشري	2	B	5
الثنائي	0010	1011	0101

$$\therefore (1010110101)_2 = (2B5)_{16}$$

مثال٢:

حَول العدد CO3 إلى نظيره الثنائي

الحل:

الست عشري	C	O	3
الثنائي	1100	0000	0011

$$\therefore (110000000011)_2 = (CO3)_{16}$$

٢ - ٧ الأعداد العشرية ثنائية التشفير Binary Coded Decimal (BCD)

اعتاد الإنسان على التعامل مع النظام العشري بينما الحاسبات لا تستطيع معالجة سوى البيانات الثنائية ، لذا كان منن الضروري تمثيل كل رقم عشري بما يوازيه بالنظام الثنائي ومن هنا فإن الكود BCD هو أول محاولة لتمثيل الأرقام العشرية من 0 إلى 9 بما يُكافئها بالنظام الثنائي.

الكود BCD

النظام العشري	**BCD**
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

جدول (٢ -٦)

لاحظ أن كل رقم عشري يُمَثَل بأربع خانات ثنائية فمثلاً الرقم 3 يُمَثَل بـ 0011 وليس 11 ، والرقم 15 يُمَثَل كالتالي00010101



يجب ملاحظة أن تشفير BCD يختلف تماماً عن المكافئ الثنائي للرقم العشري كما في الجدول التالي:

العدد	BCD	المكافئ الثنائي
23	00100011	10111
85	10000101	1010101
251	001001010001	11111011

جدول (٢ -٧)

٢ -٨ الكود الأمريكي القياسي لتبادل المعلومات ASCII

لقد تم تمثيل الأعداد والحروف الأبجدية وعلامات التنقيط باستخدام شفرات مختلفة.

من أشهر الشفرات الكود الأمريكي القياسي لتبادل المعلومات ASCII وتُنطَق (أسكي) وهي شفرة ذات 7 بتات .

الجدول التالي يعطي بعض الأحرف الرموز وما يُقابلها في شفرة ASCII.

HEX	DEC	CHR	CTRL		HEX	DEC	CHR		HEX	DEC	CHR		HEX	DEC	CHR
00	0	NUL	^@		20	32	SP		40	64	@		60	96	`
01	1	SOH	^A		21	33	!		41	65	A		61	97	a
02	2	STX	^B		22	34	"		42	66	B		62	98	b
03	3	ETX	^C		23	35	#		43	67	C		63	99	c
04	4	EOT	^D		24	36	$		44	68	D		64	100	d
05	5	ENQ	^E		25	37	%		45	69	E		65	101	e
06	6	ACK	^F		26	38	&		46	70	F		66	102	f
07	7	BEL	^G		27	39	'		47	71	G		67	103	g
08	8	BS	^H		28	40	(		48	72	H		68	104	h
09	9	HT	^I		29	41	)		49	73	I		69	105	i
0A	10	LF	^J		2A	42	*		4A	74	J		6A	106	j



0B	11	VT	^K		2B	43	+		4B	75	K		6B	107	k
0C	12	FF	^L		2C	44	,		4C	76	L		6C	108	l
0D	13	CR	^M		2D	45	–		4D	77	M		6D	109	m
0E	14	SO	^N		2E	46	.		4E	78	N		6E	100	n
0F	15	SI	^O		2F	47	/		4F	79	O		6F	111	o
10	16	DLE	^P		30	48	0		50	80	P		70	112	p
11	17	DC1	^Q		31	49	1		51	81	Q		71	113	q
12	18	DC2	^R		32	50	2		52	82	R		72	114	r
13	19	DC3	^S		33	51	3		53	83	S		73	115	s
14	20	DC4	^T		34	52	4		54	84	T		74	116	t
15	21	NAK	^U		35	53	5		55	85	U		75	117	u
16	22	SYN	^V		36	54	6		56	86	V		76	118	v
17	23	ETB	^W		37	55	7		57	87	W		77	119	w
18	24	CAN	^X		38	56	8		58	88	X		78	120	x
19	25	EM	^Y		39	57	9		59	89	Y		79	121	y
1A	26	SUB	^Z		3A	58	:		5A	90	Z		7A	122	z
1B	27	ESC			3B	59	;		5B	91	[		7B	123	{
1C	28	FS			3C	60	<		5C	92	\		7C	124	|
1D	29	GS			3D	61	=		5D	93	]		7D	125	}
1E	30	RS			3E	62	>		5E	94	^		7E	126	~
1F	31	US			3F	63	?		5F	95	_		7F	127	DEL

اختبار ذاتي

١. أوجد القيمة المكافئة للمعادلة Y

$$Y= 3.10^4 + 6.10^3 + 7.10^1 + 9.10^0$$

٢. حول الأرقام التالية من النظام الثنائي إلى النظام العشري:

أ - 11011
ب - 110011
ت - 101010
ث - 11110000

٠٣ القيمة العشرية للعدد الثنائي 11110001 هي:

أ - 239
ب - 141
ت - 241
ث - 124

٠٤ حول الأرقام التالية من النظام العشري إلى النظام الثنائي:

أ - 25
ب - 31
ت - 89
ث - 254

٠٥ القيمة الثنائية للعدد العشري 249 هي:

أ - 11000111
ب - 10011111
ت - 11001100
ث - 11111001

٠٦ حول كلاً من الأرقام التالية من النظام الثنائي إلى النظام العشري:

أ - 11111000.11
ب - 11111111.111
ت - 10000001. 101

٠٧ أوجد الأرقام الثنائية التي تتواجد بين:

أ - 0 و 31
ب - 70 و 95

٠٨ حول كلاً من الأرقام التالية من النظام العشري إلى النظام الثنائي:

أ - 25.75
ب - 255.9875
ت - 0.97

٠٩ حول كلاً من الأرقام التالية من النظام العشري إلى النظام الست عشري:

أ - 80
ب - 255
ت - 9432
ث - 4039

٠١٠ حول كلٍ من الأرقام التالية من النظام الست عشري إلى النظام عشري:

أ - 80
ب - 9C2
ت - FFFF
ث - 4500

٠١١ حول كلاً من الأرقام التالية من النظام الست عشري إلى النظام الثنائي:

أ - 25
ب - `9D
ت - ABCD
ث - A9B8

٠١٢ حول كلاً من الأرقام التالية من النظام الثنائي إلى النظام الست عشري:



أ - 1011101
ب - 11111111
ت - 1010101010
ث - 110000111100

١٣. حول الأرقام التالية إلى نظام BCD.

أ - 12
ب - 45
ت - 99
ث - 125
ج - 255
ح - 24

١٤. حول كلاً من الأرقام التالية من نظام BCD إلى النظام العشري

أ - 1001
ب - 10011001
ت - 100110011
ث - 11001

١٥. حول كلاً من الأرقام العشرية التالية إلى شفرة ASCII

أ - 2
ب - 31
ت - 255
ث - 3425

١٦. أوجد الحروف المتعلقة بكلٍ من شفرات ASCII التالية:

أ - 0110110
ب - 0111110
ت - 0111111

١٧. حول أمر البرنامج التالي إلى ASCII

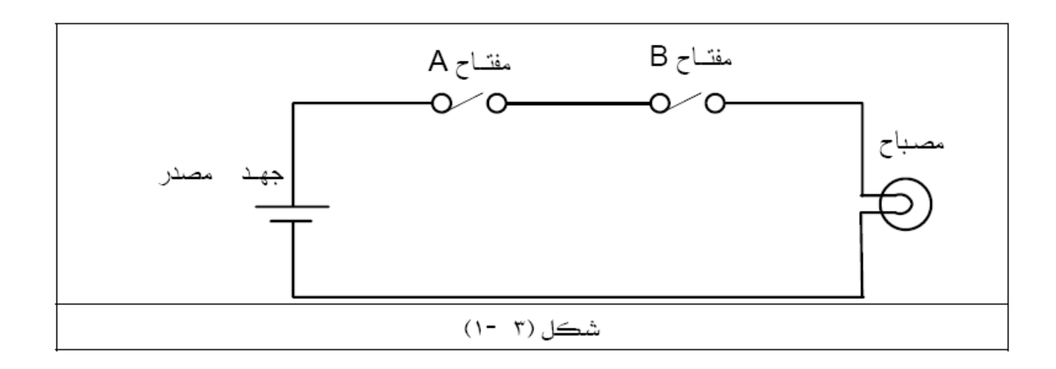
```
50 Print AB= "35"
```

البوابات المنطقية Logic Gates

الدوائر الرقمية تميز بين حالتين فقط وهما إما وجود فولتيه عالية High أو فولتيه منخفضة Low ، أي إما سريان التيار الكهربي (حالة ON) أو عدم سريان التيار الكهربي (حالة OFF). لهذا السبب تم استخدام النظام الثنائي لكونه يستخدم رمزين فقط. فالرقم 1 يقابل High أو ON والرقم 0 يقابل Low أو OFF .

٣ -١ بوابة "و" 'Gate AND'

بوابة AND تسمى بوابة "كل شيء أو لا شيء" والشكل (٣ -١) يُمَثِل فكرة البوابة AND .



شكل (٣ -١)

في هذه الدائرة نلاحظ أن المصباح يُضيء فقط عندما يكون كلا المفتاحين A , B موصلين.
والجدول التالي يمثل الحالات الممكنة للدخلين A , B ويسمى هذا الجدول
جدول الحقيقة **Truth Table**



الدخل		الخرج
A	B	حالة المصباح
OFF	OFF	OFF
OFF	ON	OFF
ON	OFF	OFF
ON	ON	ON

جدول (٣ -١)

الدائرة السابقة تمثل فكرة عمل بوابة AND فهي تعطي الخرج ON أو High أو 1 إذا كانت جميع المداخل ON أو عند المستوى المنطقي 1.

يبين الشكل (٣ -٢) الرمز المستخدم لبوابة AND ذات مدخلين وجدول الحقيقة

A
B
Y الخرج
بوابة AND
Y=AB
وتقرأ Y=A AND B

شكل (٣ -٢)

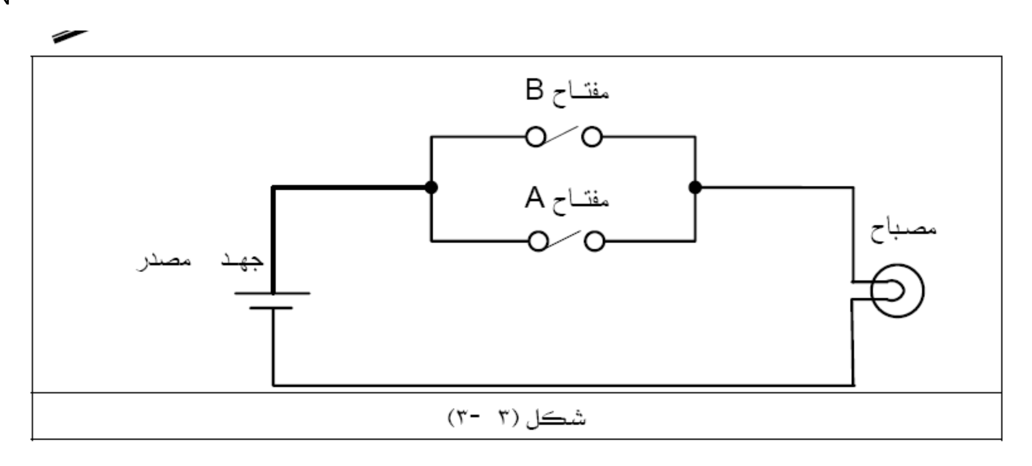
الدخل		الخرج
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

جدول (٣ -٢)

٣ -٢ بوابة "أو" 'Gate OR'

الدائرة الكهربية التالية (شكل ٣ -٣) توضح فكرة عمل بوابة "أو"OR ، فكما نلاحظ أن المصباح يُضيء في جميع الحالات إلا في حالة كون المفتاحين B , A غير موصلين (OFF) في نفس الوقت.

diab abdien diab taha
university of khartoum
SUDAN



شكل (٣ -٣)

يبين الجدول التالي كل الحالات الممكنة للمفتاحين A , B

الدخل		الخرج
A	B	حالة المصباح
OFF	OFF	OFF
OFF	ON	ON
ON	OFF	ON
ON	ON	ON

جدول (٣ -٣)

الشكل(٣ -٤) يبين الرمز المستخدم للبوابة OR مع جدول الحقيقة

A

B

Y الخرج

بوابة OR

Y=A+B

وتقرأ Y=A OR B

شكل(٣ -٤)

الدخل		الخرج
A	B	Y
0	0	0
0	1	١
1	0	١
1	1	1

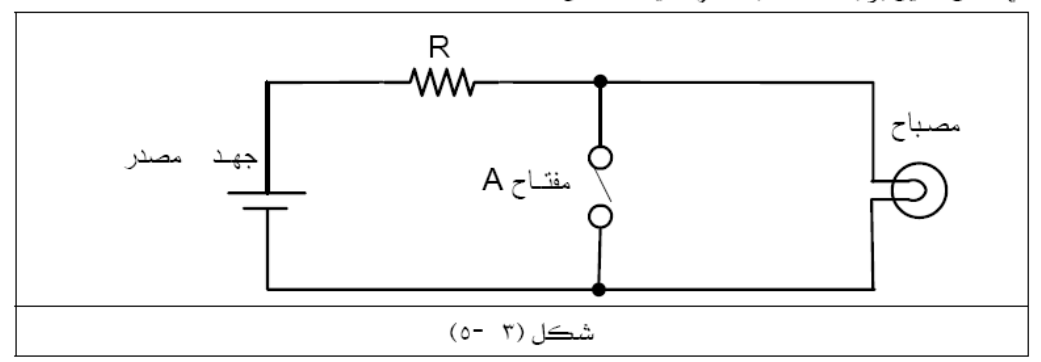
جدول (٣ -٤)

diab abdien diab
albaha university
Saudia arabia



٣-٣ بوابة النفي NOT

يمكن تمثيل بوابة NOT بالدائرة في الشكل (٣-٥)



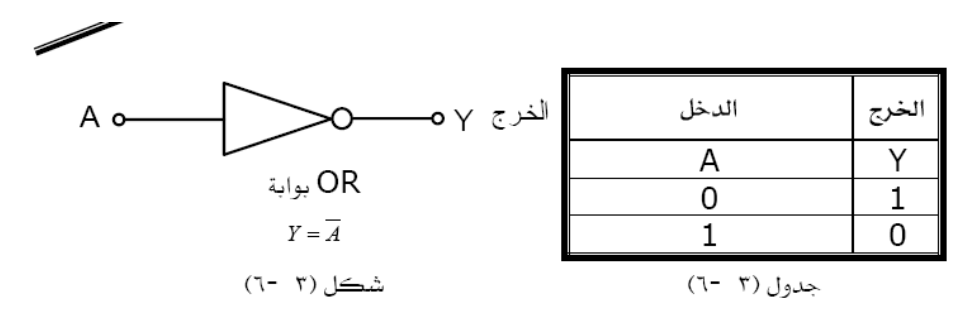
شكل (٣-٥)

فمن هذه الدائرة نرى أن الخرج (حالة المصباح تكون عكس الدخل، فالمصباح يضيء عندما يكون المفتاح A غير موصل).

الدخل	الخرج
A	حالة المصباح
OFF ON	ON OFF

جدول (٣-٥)

الشكل (٣-٦) يبين الرمز المستخدم لتمثيل بوابة NOT مع جدول الحقيقة.



شكل (٣ -٦)

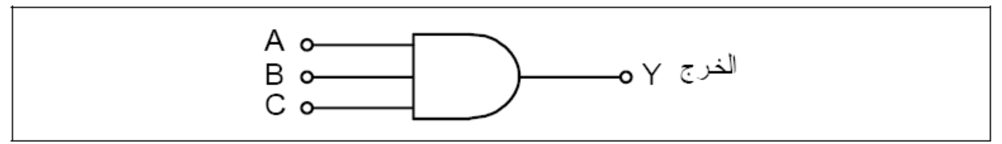
الخرج	الدخل
Y	A
1	0
0	1

جدول (٣ -٦)

مثال١:

استنتج جدول الحقيقة لبوابة AND ذات ثلاثة مداخل؟

الحل:



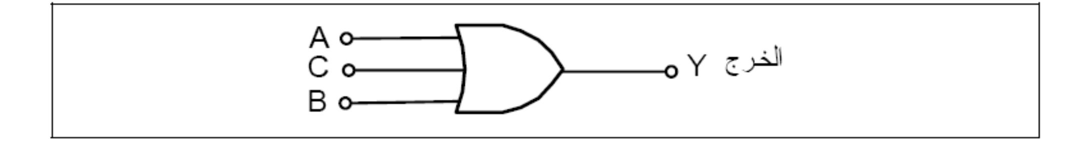
علينا أن نضع جميع الاحتمالات الممكنة للمداخل، عدد هذه الاحتمالات تكون 2 مرفوعة لقوة تساوي عدد المداخل:

عدد الحالات = $8 = 2^3$

الدخل			الخرج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

مثال٢ :

استنتج جدول الحقيقة لبوابة OR ذات الثلاث مداخل ؟



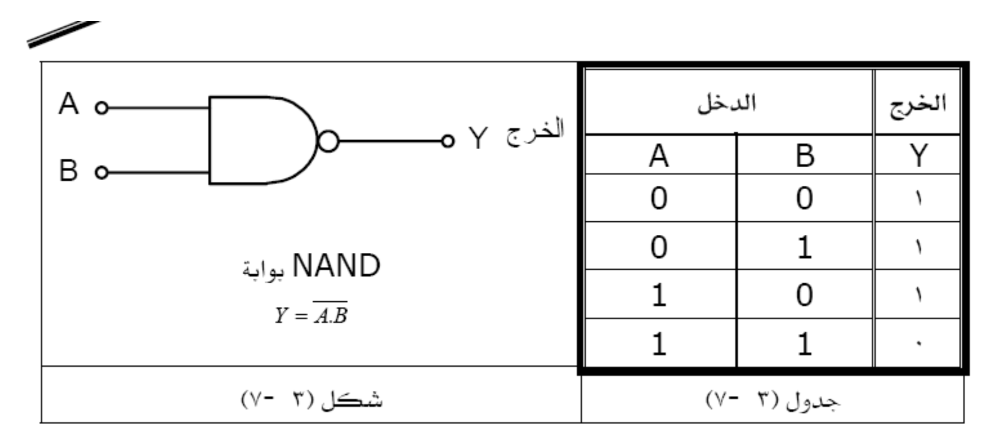
الحل:

عدد الحالات = $2^3 = 8$

الدخل			الخرج
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

٣ -٤بوابة "نفي و" NAND Gate

عمل هذه البوابة هو عكس بوابة AND ، والشكل (٣ -٧) يُعطي الرمز المستخدم لبوابة NAND مع جدول الحقيقة.



الخرج	الدخل	
Y	B	A
١	0	0
١	1	0
١	0	1
٠	1	1

شكل (٣ -٧) جدول (٣ -٧)

٣ -٥ بوابة "نفي أو" NOR Gate

خرج هذه البوابة هو عكس بوابة OR ، والشكل (٣ -٨) يُعطي الرمز المستخدم لبوابة NAND NOR مع جدول الحقيقة.

A
B
Y الخرج
NOR بوابة
$Y = \overline{A + B}$

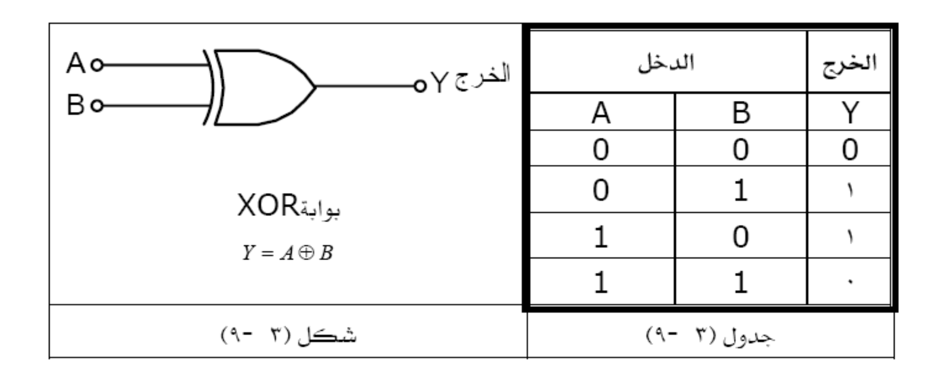
الخرج	الدخل	
Y	B	A
١	0	0
٠	1	0
٠	0	1
٠	1	1

شكل (٣ -٨) جدول (٣ -٨)

٣ -٦ بوابة أو الحصرية Exclusive OR Gate (XOR)

هذه البوابة تعطي خرج "1" عندما يكون هناك عدد فردي من المداخل التي عند المستوى المنطقي "1" وما عدا ذلك يكون الخرج "0" ، والشكل (٣ -٩) يُعطي الرمز المنطقي المستخدم لبوابة XOR مع جدول الحقيقة.

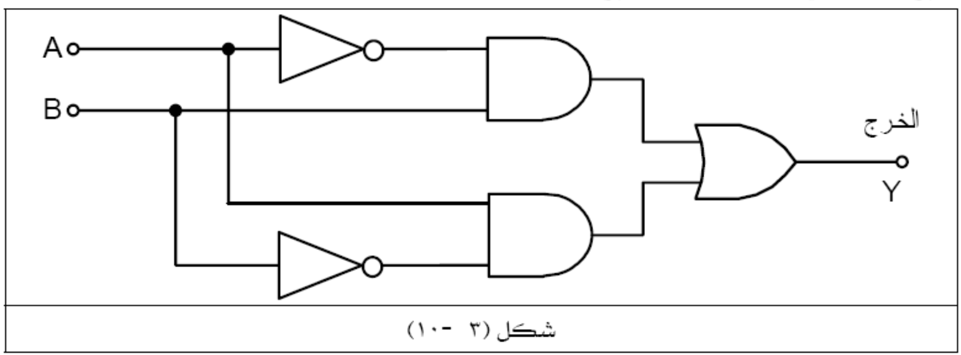
diab abdien diab taha
university of khartoum
SUDAN



الدخل		الخرج
A	B	Y
0	0	0
0	1	١
1	0	١
1	1	٠

شكل (٣ -٩) جدول (٣ -٩)

البوابة XOR يمكن تجميعها من البوابات الأساسية.



شكل (٣ -١٠)

٣ -٦ بوابة أو غير الحصرية Exclusive NOR Gate (XNOR)

بوابة XNOR تعمل عكس بوابةXOR السابقة فهي تعطي خرج "1" عندما يكون عدد المداخل التي عند المستوى المنطقي "1" زوجي وما عدا ذلك يكون الخرج "0" ، والشكل (٣ -١٠) يُعطي الرمز المنطقي المستخدم لبوابة XNOR مع جدول الحقيقة.

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

الخرج	الدخل	
Y	B	A
1	0	0
0	1	0
0	0	1
1	1	1

جدول (٣ -٩)

بوابة XNOR

$Y = \overline{A \oplus B}$

شكل (٣ -١١)

diab abdien diab
albaha university
Saudia arabia

اختبار ذاتي

١. متى يكون الخرج High لبوابة AND ذات ثلاثة مداخل A،B ، C ؟

٢. متى يكون الخرج High لبوابة OR ذات ثلاثة مداخل A،B ، C ؟

٣. أوجد الإشارة على مخرج Y لبوابة NOT عندما يكون الدخل يساوي:

A=10101110110111

٤. أوجد سلسلة نبضات الخرج Y لبوابة AND ذات مدخلين A،B عندما يكون:

A=101011111011

B=111110000010

٥. أوجد الموجه على خرج بوابة NAND ذات مدخلين A،B في حالة:

A=1010101010

B=1010101010

٦. استنتج جدول حقيقة بوابة XOR ذات ثلاثة مداخل A،B ، C مع الخرج يساوي Y؟

٧. أوجد الدائرة المكافئة لبوابة XOR ذات مدخلين A،B بواسطة البوابات الأساسية AND ، OR و NOT ؟

٨. أوجد الموجة على الخرج Y لبوابة XNOR ذات ثلاثة مداخل A،B ، C في حالة:

A=10111011 , B=10001000 , C=01110111

Combinational Logic الدوائر التركيبية

٤ -١ مقدمة :

الدوائر التركيبية تتكون من بوابات منطقية يتوقف خرجها على المستويات المنطقية للدخل، وعامةً فإن هدف المصممين الأخير هو الانتقال بالدائرة من مرحلة المخطط إلى مرحلة توصيل البوابات المختلفة معاً وفي هذه الحالة لن يحتاج التصميم إلا إلى المعادلة المنطقية المبسطة المعبرة.

٤ -٢ الجامع Adder:

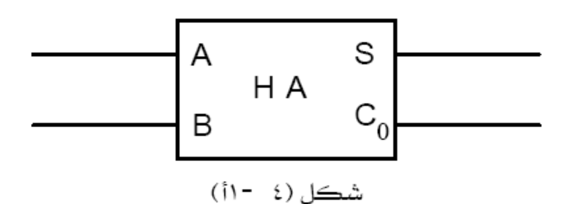
يؤدي الكمبيوتر الرقمي كثيراً من المعالجات المختلفة للمعلومات لتحقيق أهداف مختلفة ومن بين الوظائف الحسابية التي يتم إجراؤها بواسطة الكمبيوتر عملية جمع رقمين ثنائيين، وهذا الجمع البسيط يتكون من أربعة عمليات أساسية وهي بالتحديد :

0+1=0
0+1=1
1+0=1
1+1=10

٤ -٢ -١ الجامع النصفي Half Adder

هي دائرة منطقية تقوم بجمع رقمين ثنائيين عند المداخل وتُعطي خرجين هما المجموع (Sum) والمرحل (Carry) كما هو موضح في الشكل التالي شكل (٤ -١):

الرمز المنطقي



شكل (٤ -١أ)

جدول الحقيقة

A	B	C_0	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

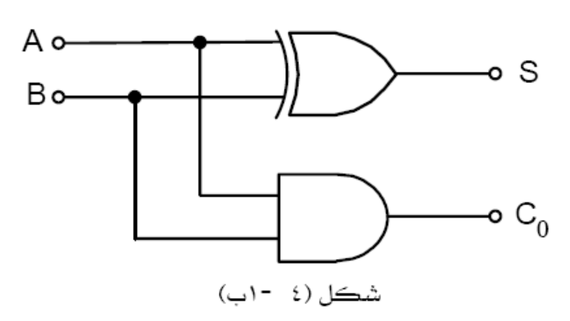
جدول (٤ -١)

من الأداء المنطقي للجامع النصفي الموضح في جدول الحقيقة السابق يمكن استنتاج المعادلان المنطقيان لحاصل الجمع (S) والمرحل (C_0) كدوال في متغيرات الدخل.

$$S = \overline{A}B + A\overline{B} = A \oplus B$$

$$C_o = AB$$

تنفيذ معادلتي المجموع والمرحل:



شكل (٤ -١ب)

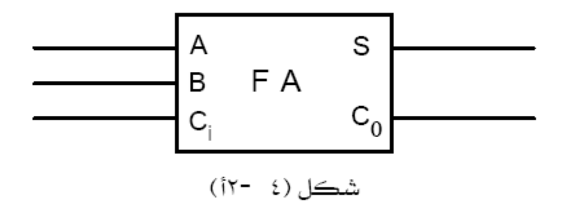
٤ -٢ -٢ الجامع الكلي Full Adder

تتقبل دائرة الجامع الكلي ثلاث مداخل وتُعطي خرجين هما المجموع والمرحل ، لذا فإن الفرق الأساسي بين دائرة الجامع النصفي و دائرة الجامع الكلي هو أن دائرة الجامع الكلي لها مدخل إضافي هو المرحل السابق (C_i)

diab abdien diab taha
university of khartoum
SUDAN

كما هو موضح بالشكل التالي:

الرمز المنطقي



شكل (٤ -٢أ)

جدول الحقيقة

A	B	C_i	C_0	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

جدول (٤ -٢)

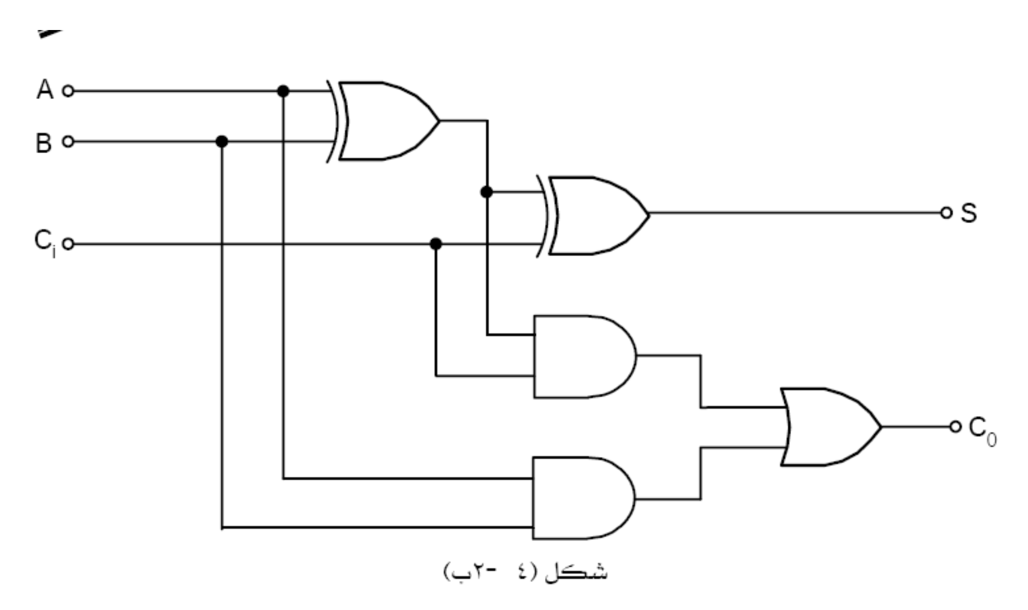
يمكن استنتاج المعادلات المنطقية لخرج الجامع الكلي كما يلي:

$$S = A \oplus B \oplus C_i$$

$$C_o = AB + (A + B)C_i$$

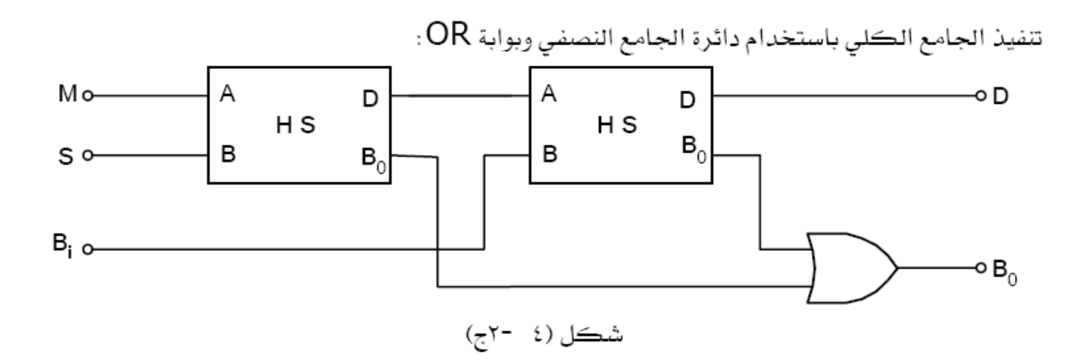
تنفيذ معادلتي المجموع والمرحل

diab abdien diab
albaha university
Saudia arabia



شكل (٤ -٢ب)

تنفيذ الجامع الكلي باستخدام دائرة الجامع النصفي وبوابة OR:



شكل (٤ -٢ج)

٤ -٣ الطارح Subtractor

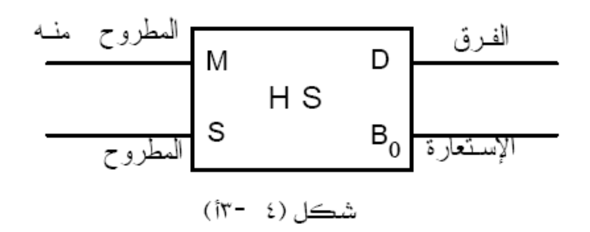
من الممكن إجراء عملية الطرح بتحويلها إلى عملية جمع بطريقة معينة ولكن هنا (أي باستخدام الطارح)يمكن الطرح بطريقة مباشرة أي كما نطرح باستخدام الورقة والقلم ، وعليه فإن كل خانة من خانات المطروح تطرح من الخانة المناظرة للمطروح منه وحاصل الطرح هو الفرق بينهما ، فإذا كان المطروح أكبر من المطروح منه فتحدث عملية استلاف من الخانة المجاورة.

diab abdien diab taha
university of khartoum
SUDAN

٤ -٣ -١الطارح النصفي Half Subtractor

هي دائرة منطقية تقوم بطرح رقمين ثنائيين عند المداخل وتعطي خرجين هما الفرق (Difference) والاستعارة (Borrow) كما هو موضح في الشكل التالي:

الرمز المنطقي



شكل (٤ -٣أ)

جدول الحقيقة

M	S	D	B_0
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

جدول (٤ -٣)

من الأداء المنطقي للطارح النصفي الموضح في جدول الحقيقة يمكن استنتاج المعادلات المنطقية لخرج الفرق (D)، والاستعارة (B_0) كدوال في متغيرات الدخل.

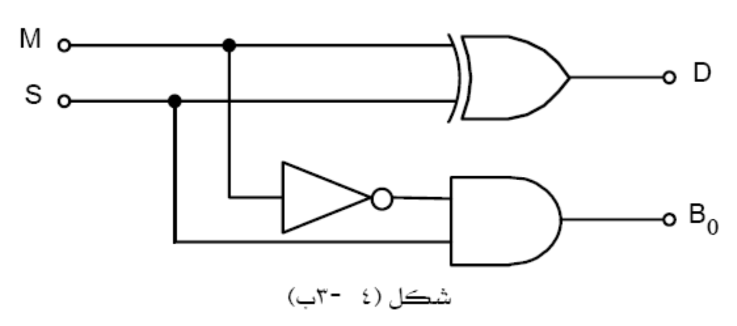
$$D = \overline{M}S \oplus M\overline{S} = M \oplus S$$

$$B_o = \overline{M}S$$

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

تنفيذ معادلتي الفرق والاستعارة

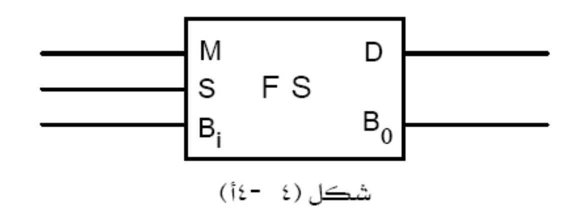


شكل (٤ -٣ب)

٤ -٣ -١الطارح الكلي Full Subtractor

تستقبل دائرة الطارح الكلي ثلاثة مداخل وتولد خرج الفرق وخرج الاستعارة كما هو موضح بالشكل التالي :

الرمز المنطقي



شكل (٤ -٤أ)

جدول الحقيقة

M	S	B_i	D	B_0
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

جدول (٤ -٤)

diab abdien diab
albaha university
Saudia arabia

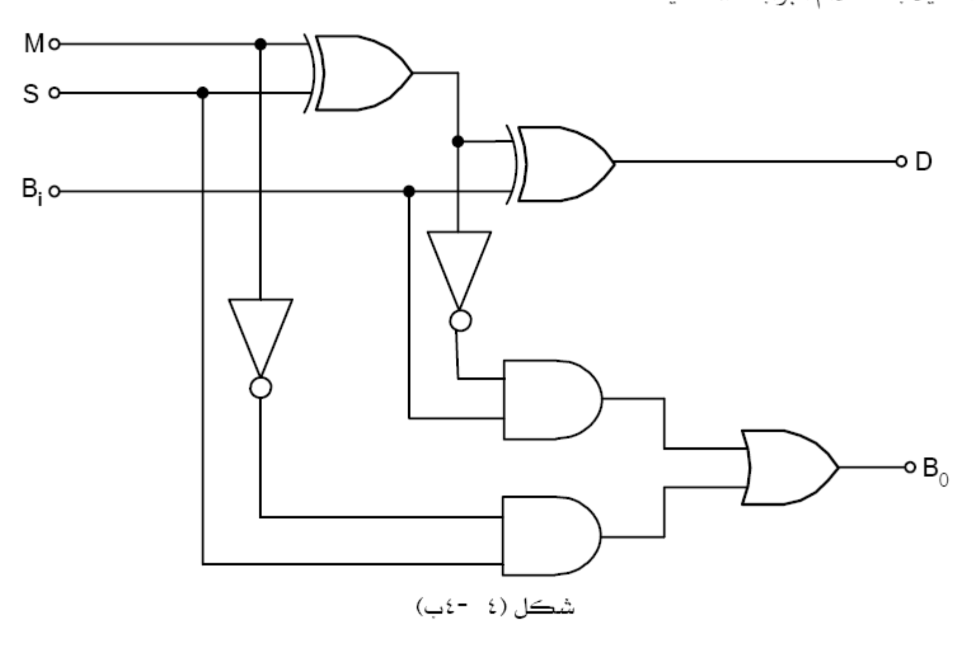
diab abdien diab taha
university of khartoum
SUDAN

يمكن استنتاج المعادلات المنطقية لخرج الطارح الكلي كما يلي:

$$D = M \oplus S \oplus B_i$$

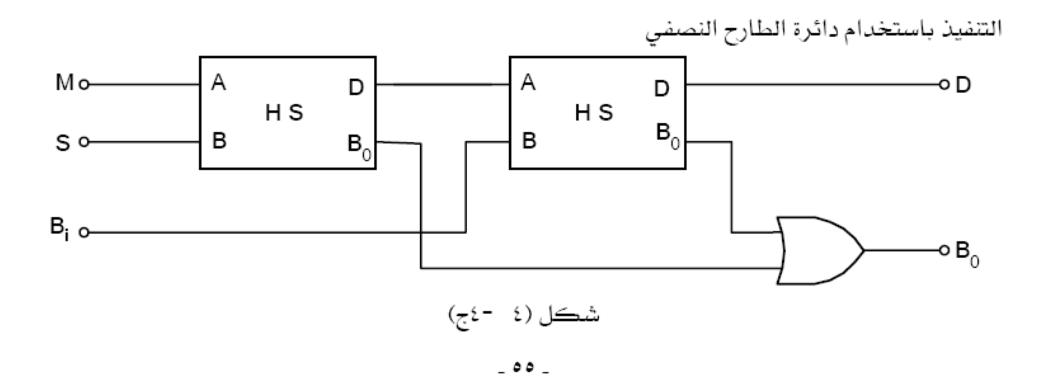
$$B_o = B_i + (M \oplus \overline{S})MS$$

التنفيذ باستخدام البوابات المنطقية



شكل (٤ -٤ب)

التنفيذ باستخدام دائرة الطارح النصفي



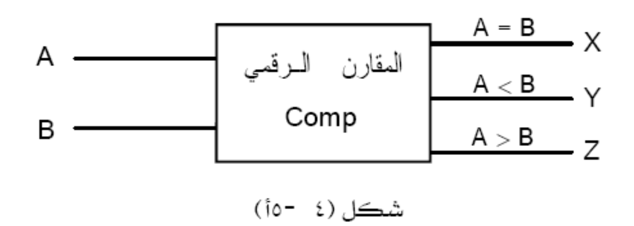
شكل (٤ -٤ج)

diab abdien diab
albaha university
Saudia arabia

٤ -٤- المقارن الرقمي Digital Comparator

هو أحد الدوائر التركيبية التي تقوم بالمقارنة بين كلمتين " عددين " ثنائيين من حيث حالة أكبر من أو أصغر من أو حالة التساوي للعددين (A>B , A<B , A=B)

الرمز المنطقي



شكل (٤ -٥أ)

جدول الحقيقة

A	B	X A=B	Y A<B	Z A>B
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

جدول (٤ -٥)

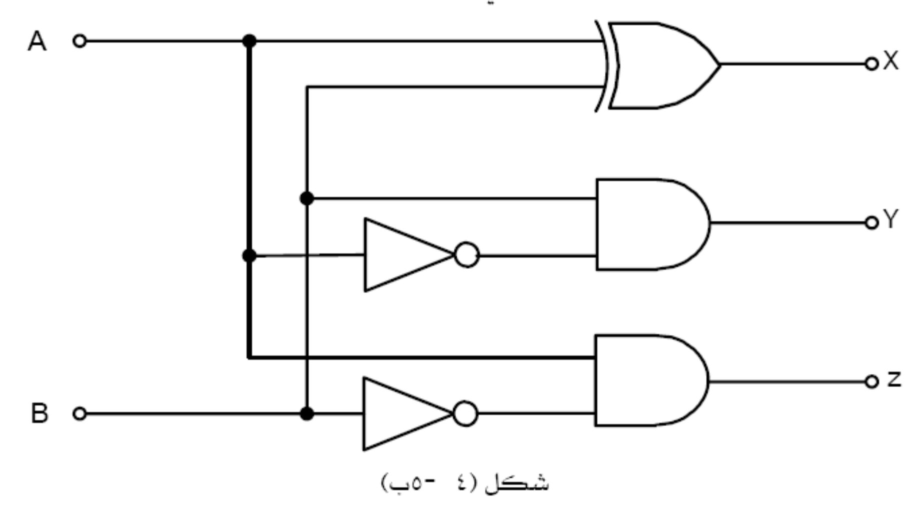
ومن الجدول نستنتج المعادلات التالية:

$$X = \overline{A}\,\overline{B} + AB = \overline{A \oplus B}$$

$$Y = \overline{A}B$$

$$Z = A\overline{B}$$

ومن المعادلات السابقة يمكن تمثيل المقارن الرقمي بالدائرة التالية:



شكل (٤ -٥ب)

٤ -٥ الشفرات الرقمية Digital Codes

إن الشفرة الرقمية هي عبارة عن أرقام ثنائية تكتب بطريقة معينة لتمثل الأرقام في نظم العد الأخرى ، وتوجد عدة أنواع من الشفرات الرقمية من أهمها الشفرة الثنائية العشرية Binary Coded Decimal (B C D 8421) وفيها يتم تمثيل كل رقم (9 ⟵ 0) بواسطة أربع خانات ثنائية أوزانها (8421).

والجدول التالي يوضح تمثيل بعض الأعداد العشرية بواسطة الشفرة الثنائية العشرية.

الشفرة B C D (8421)	العدد العشري
0000	0
0001	1
0010	2
0011	3
0100	4
0101	5
0110	6
0111	7
1000	8
1001	9

جدول (٤ -٦)

مثال١:

حول العدد العشري 32.84 إلى مكافئه من شفرة BCD

الحل:

عشري	3	2	.	8	4
BCD	0011	0010	.	1000	0100

مثال٢:

حَول العدد BCD 01110001.00001000 إلى عدد عشري

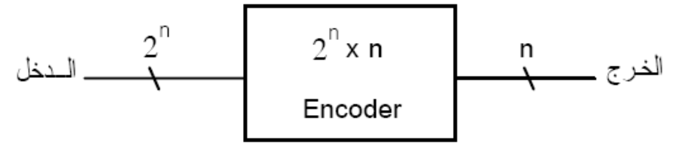
الحل:

BCD	0111	0001	.	0000	1000
عشري	7	1	.	0	8

diab abdien diab taha
university of khartoum
SUDAN

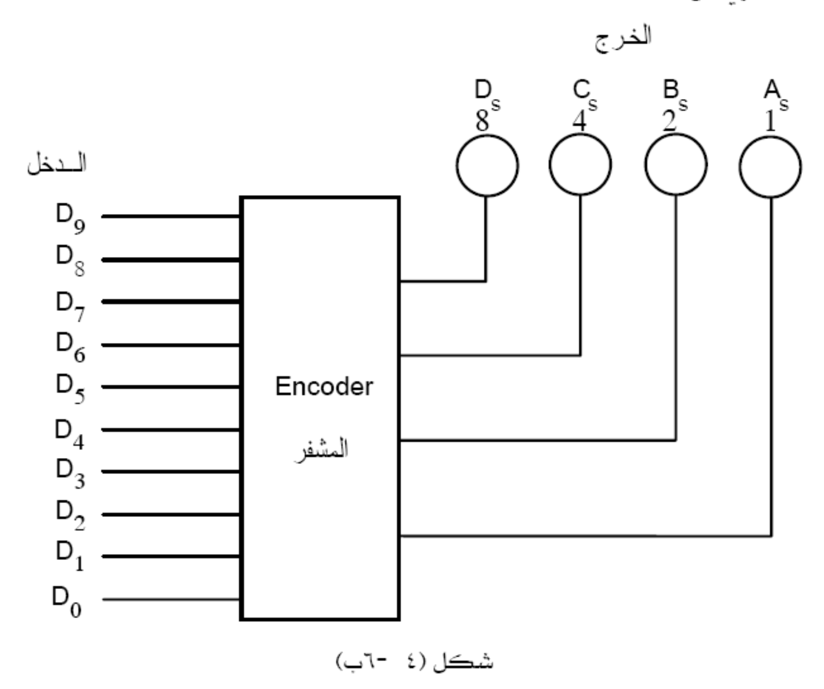
٤ -٥ -١المشفر Encoder

المشفر هو عبارة عن دائرة تركيبية لها عدد (2^n) أو أقل من أطراف الدخل ولها عدد (n) من أطراف الخرج كما هو مبين بالشكل التالي وخطوط الخرج تولد الشفرة (الكود الثنائي) لمتغيرات الدخل.



شكل (٤ -٦أ)

ويبين الشكل التالي المخطط الصندوقي لمشفر ذي عشرة أطراف عند الدخل أربعة أطراف عند الخرج (المشفر من عشري إلى BCD)



شكل (٤ -٦ب)

diab abdien diab
albaha university
Saudia arabia

ويمكن تكوين جدول الحقيقة للمشفر من عشري إلى شفرة BCD من علاقة متغيرات الدخل بمتغيرات الخرج كما هو موضح بالجدول التالي:

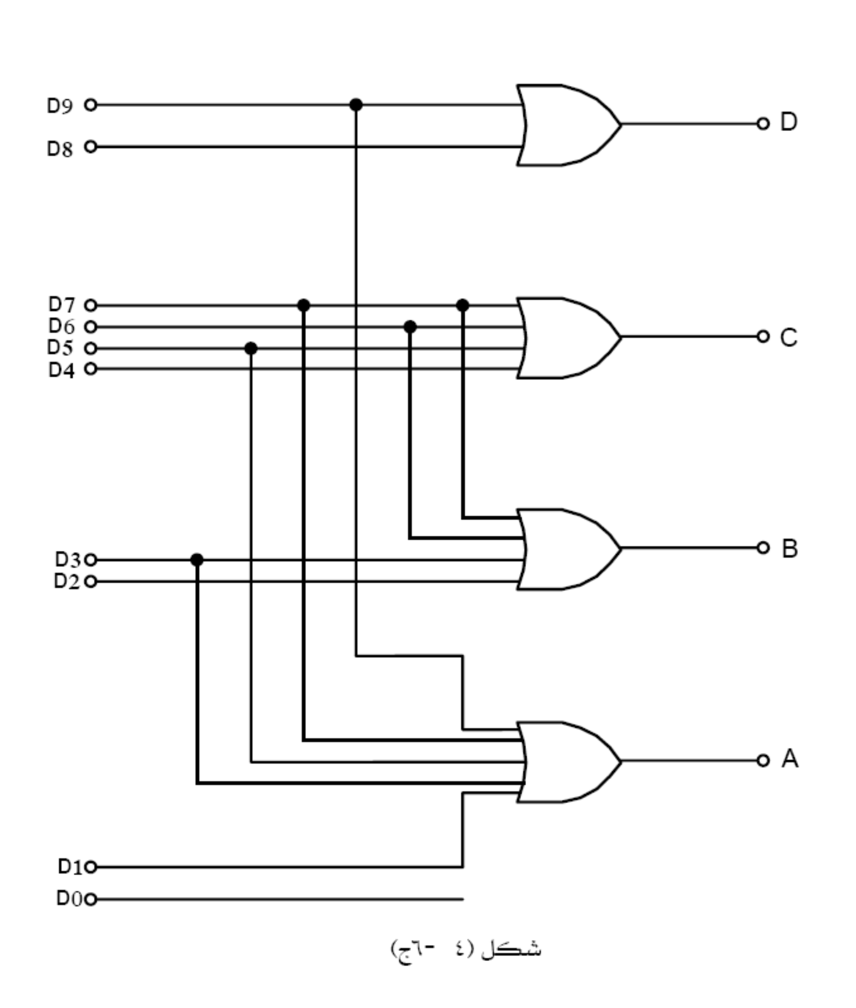
الدخل										الخرج			
D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7	D_8	D_9	D	C	B	A
1	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	0	0	0	1	0	0
0	0	0	0	0	1	0	0	0	0	0	1	0	1
0	0	0	0	0	0	1	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	0	0	0	1	1	1
0	0	0	0	0	0	0	0	1	0	1	0	0	0
0	0	0	0	0	0	0	0	0	1	1	0	0	1

جدول (٤ -٧)

ويبين جدول الحقيقة السابق أن خرج المشفر يبين الأرقام من (0)إلى (9) في الصورة الثنائية بينما يمثل دخل المشفر متغيرات وعددها عشرة، وكل منها يحتوي على بتات من (D_0) إلى(D_9).

ويمكن تكوين المشفر ذي عشرة أطراف عند الدخل ولأربعة أطراف عند الخرج بعدد أربع بوابات "أو" المنطقية كما بالشكل التالي:

Y

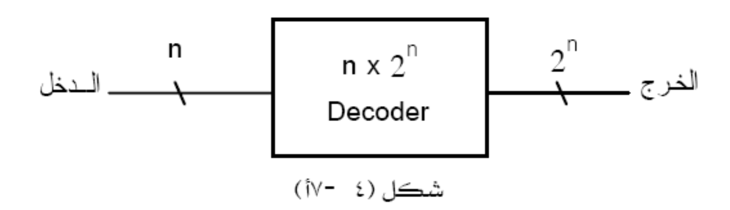


شكل (٤ -٦ج)

٤ -٥ -٢ محلل الشفرة Decoder

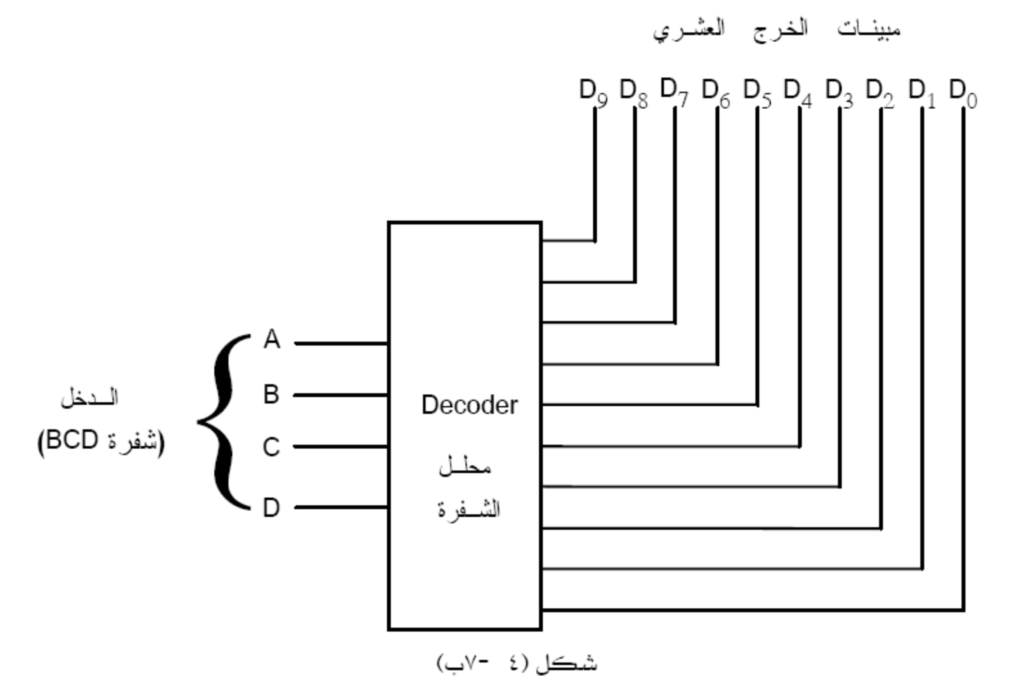
محلل الشفرة يقوم بالعملية العكسية للمشفر وهو عبارة عن دائرة تركيبية تُحول المعلومات التي في صورة ثنائية من عدد (n) من أطراف الدخل إلى (2^n) أو أقل من أطراف الخرج كما بالشكل التالي:

diab abdien diab taha
university of khartoum
SUDAN



شكل (٤ -٧أ)

وعلى سبيل المثال يبين الشكل التالي المخطط الصندوقي لمحلل شفرة ذي أربعة أطراف عند الدخل وعشرة أطراف عند الخرج (التحويل من شفرة BCD إلى النظام العشري).



شكل (٤ -٧ب)

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

ويمكن تكوين جدول الحقيقة لمحلل الشفرة من العلاقة بين الدخل والخرج كالآتي:

الدخل				الخرج									
D	C	B	A	D_9	D_8	D_8	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	0	0	1	0	0	0
0	1	0	0	0	0	0	0	0	1	0	0	0	0
0	1	0	1	0	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	0	1	0	0	0	0	0	0
0	1	1	1	0	0	1	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	0	0
1	0	0	1	1	0	0	0	0	0	0	0	0	0

جدول (٤ -٨)

ويلاحظ ظهور قيمة واحدة للخرج عند تواجد تجميعه معينة للدخل، ويمكن تكوين محلل شفرة ذي أربعة أطراف عند الدخل وعشرة أطراف عند الدخل وعشرة أطراف عند الخرج بعدد من دوائر "و: المنطقية ودوائر "لا" المنطقية.

والشكل التالي يوضح دائرة منطقية مكونة من بوابات "و" AND و"لا" NOT وهي تمثل محلل الشفرة Decoder لها طرفي دخل (A,B) ولها أربعة أطراف في الخرج وهي تُكافىء الأرقام العشرية من (0)إلى (3).

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

ويمكن تكوين جدول الحقيقة لمحلل الشفرة من العلاقة بين الدخل والخرج كالآتي:

الدخل				الخرج									
D	C	B	A	D_9	D_8	D_8	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	0	0	1	0	0	0
0	1	0	0	0	0	0	0	0	1	0	0	0	0
0	1	0	1	0	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	0	1	0	0	0	0	0	0
0	1	1	1	0	0	1	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	0	0
1	0	0	1	1	0	0	0	0	0	0	0	0	0

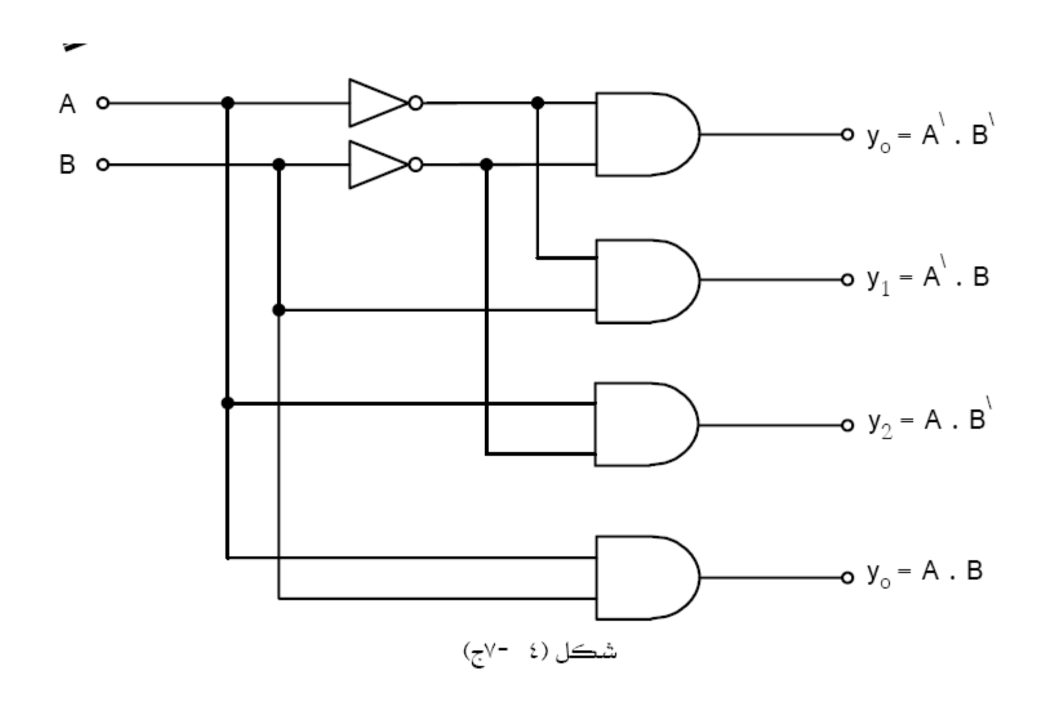
جدول (٤ -٨)

ويلاحظ ظهور قيمة واحدة للخرج عند تواجد تجميعه معينة للدخل، ويمكن تكوين محلل شفرة ذي أربعة أطراف عند الدخل وعشرة أطراف عند الدخل وعشرة أطراف عند الخرج بعدد من دوائر "و" المنطقية ودوائر "لا" المنطقية.

والشكل التالي يوضح دائرة منطقية مكونة من بوابات "و" AND و"لا" NOT وهي تمثل محلل الشفرة Decoder لها طرفي دخل (A,B) ولها أربعة أطراف في الخرج وهي تُكافىء الأرقام العشرية من (0)إلى (3).

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN



شكل (٤ -٧ج)

جدول الحقيقة الذي يعبر عن حالة محلل الشفرة(المفسر)

الدخل		الخرج			
A	B	Y_0	Y_1	Y_2	Y_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

جدول (٤ -٩)

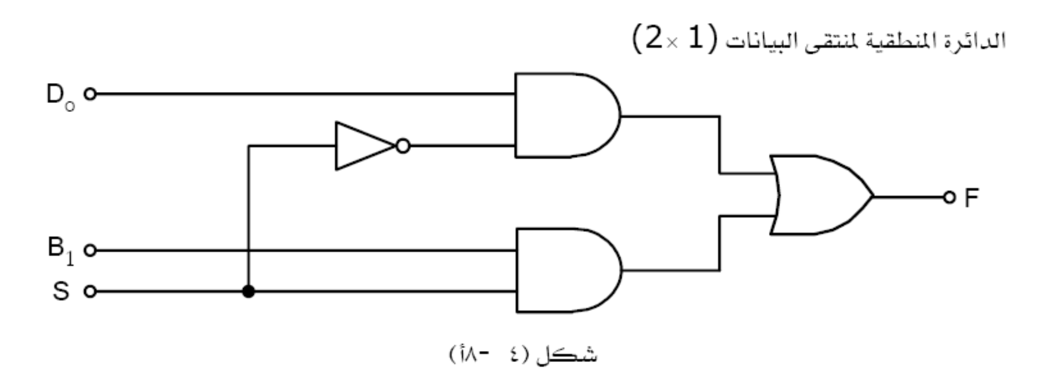
diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

٤ -٦ منتقى البيانات Multiplexer

هو أحد الدوائر المنطقية التركيبية ويكون شكل دائرة متكاملة IC ويتكون من عدة بوابات منطقية (AND,OR,NOT) ، ويمكن اعتبار منتقى البيانات هو العنصر الالكتروني المناظر للمفتاح الميكانيكي الدوار، وهو دائرة منطقية تختار المعلومات من خطوط المداخل ويكون عدد مداخلها اثنين أو أكثر ولها مخرج واحد وأطراف تحكم.

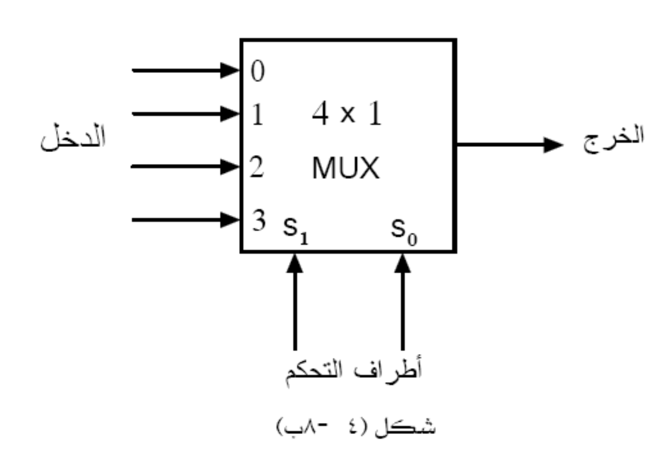
الدائرة المنطقية لمنتقى البيانات (2× 1)



شكل (٤ -٨أ)

منتقى البيانات 4-TO-1 Multiplexer:

الرمز المنطقي



شكل (٤ -٨ب)

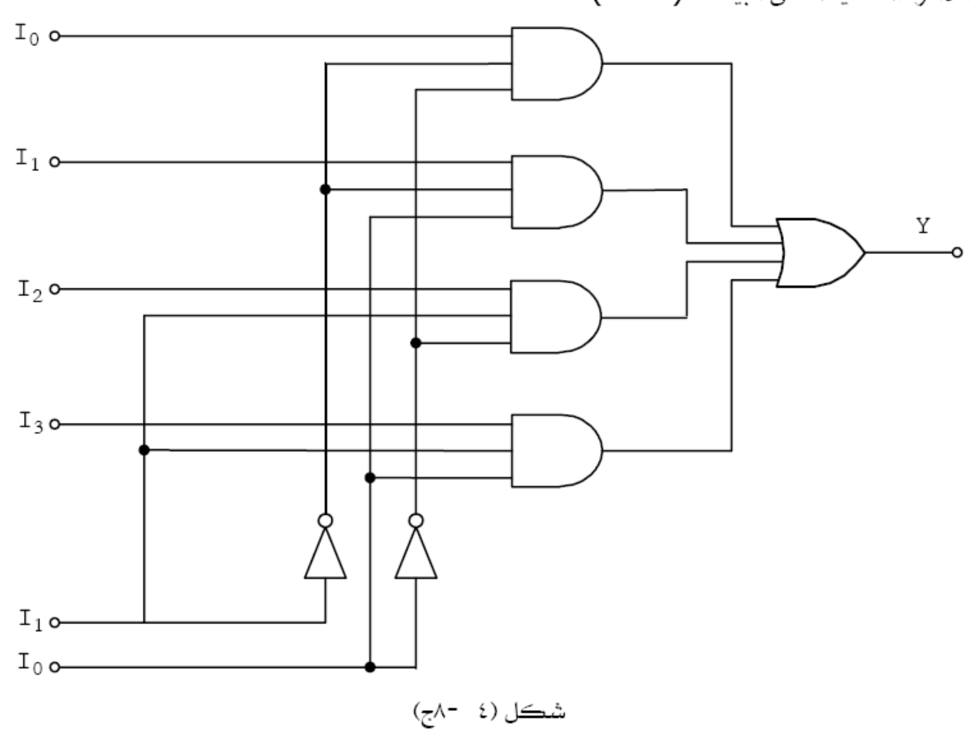
diab abdien diab
albaha university
Saudia arabia

جدول الحقيقة لمنتقى البيانات (4× 1)

S_1	S_0	Y
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

جدول (٤ -١٠)

الدائرة المنطقية لمنتقى البيانات (4× 1)



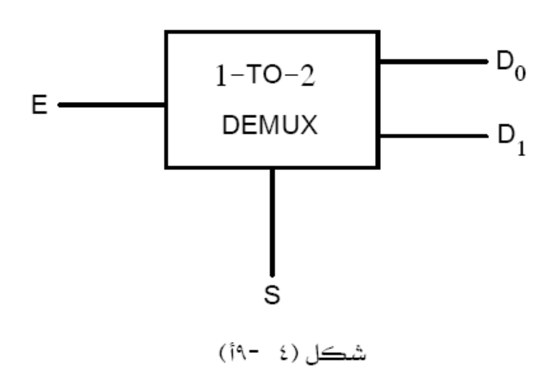
شكل (٤ -٨ج)

٣ -٧ موزع البيانات Demultiplexer

موزع البيانات هو دائرة منطقية لها مدخل يحمل بيانات وعدة مخارج يتم نقل البيانات إلى أي منها.

موزع البيانات 1-TO-2 Demultiplexer:

الرمز المنطقي



شكل (٤ -٩أ)

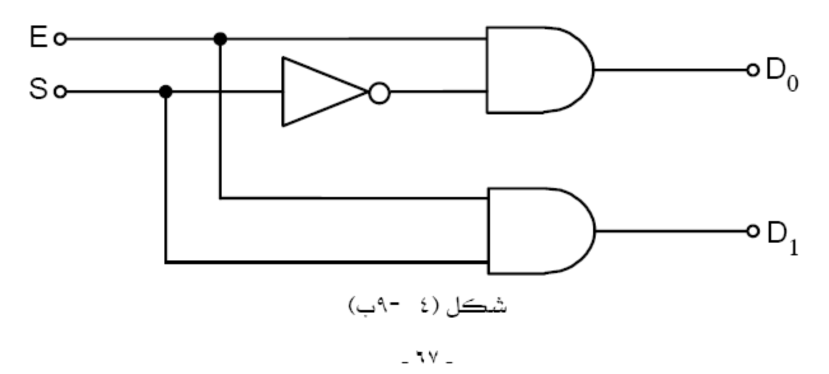
جدول الحقيقة

S_1	D_0	D_1
0	E	0
1	0	E

جدول (٤ -١١)

من جدول الحقيقة فإنه عندما تكون إشارة التحكم S في حالة Logic 0 فإن الإشارة تنتقل إلى الخرج D_0 . أما عندما تكون إشارة التحكم S في حالة Logic 1 فإن الإشارة تنتقل إلى الخرج D_1.

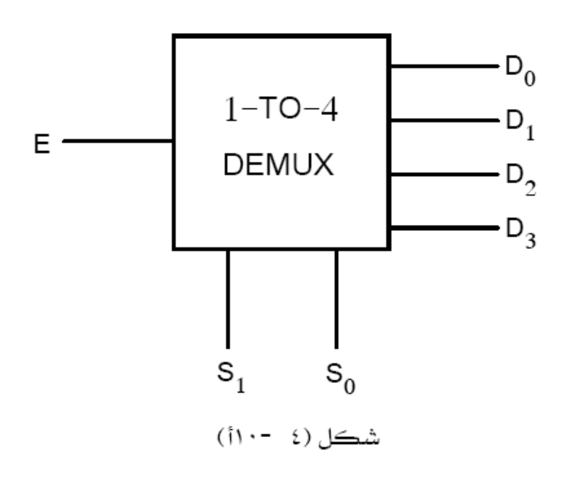
الدائرة المنطقية



شكل (٤ -٩ب)

موزع البيانات 1-TO-4 Demultiplexer:

الرمز المنطقي



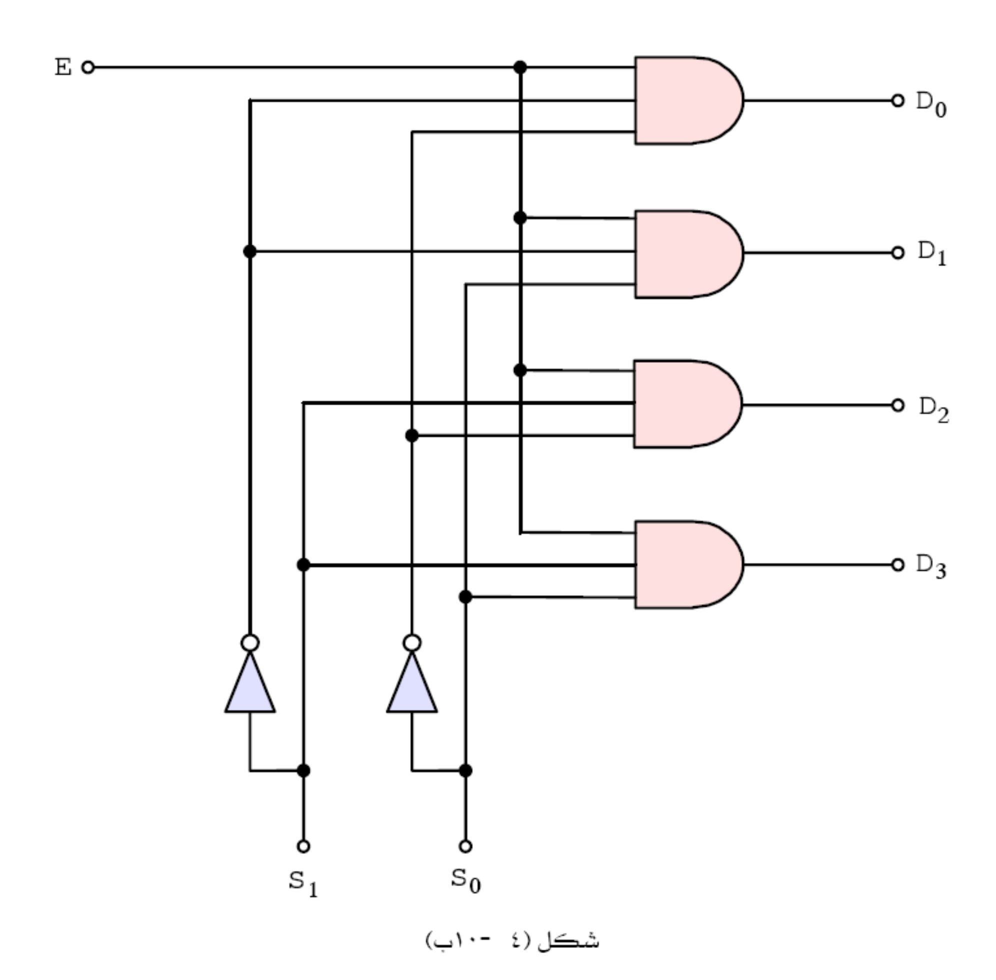
شكل (٤ -١٠أ)

جدول الحقيقة

S_1	S_0	D_0	D_1	D_2	D_3
0	0	E	0	0	0
0	1	0	E	0	0
1	0	0	0	E	0
1	1	0	0	0	E

جدول (٤ -٩)

diab abdien diab taha
university of khartoum
SUDAN



شكل (٤ -١٠ب)

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

اختبار ذاتي

١. ما هو عدد مداخل ومخارج الجامع النصفي Half adder ؟

٢. ما هو عدد مداخل ومخارج الجامع الكلي Full adder؟

٣. ما هي قيم مخارج الجامع الكلي S و C_{out} عندما تكون المداخل : $C_{in}=0$ A=1 , B=1

٤. ما هو خرج المقارن الذي يكون High في حالة: A=1001 , B=1000

٥. ما هو خرج مفسر الشفرة Decoder الذي يكون فعالاً عند إدخال القيمة $A_3A_2A_1A_0=1110$ على مداخله A_0، A_1، A_2، A_3 ؟

٦. ما هي المخارج الفعالة أو الأجزاء المضيئة لشاشة عرض 7 Segments عندما تكون مداخل مفسر الشفرة من BCD إلى 7 Segments تساوي : 1001 ؟

٧. ما هو عدد مداخل ومخارج Multiplexer ؟

٨. ما هو عدد مداخل ومخارج Demultiplexer ؟

٩. ما هي مخارج الجامع الكلي عندما تكون المداخل : $C_{in}=1$ ، B =1 ، A =1

١٠. لدينا مفك شفرة من BCD إلى 7 Segments ، ما هي الأرقام التي تظهر تعاقبياً على شاشة 7 Segments في حالة ما كانت المداخل كالتالي:

A_0 = 10111101

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

$A_1 = 10110101$

$A_2 = 11110000$

$A_3 = 00110011$

١١٠ ما هي قيم خرج منتقي البيانات Multiplexer ذوأربعة مداخل D_0، D_1، D_2، D_3 للبيانات ومدخلين للتحكم S_0 و S_1 عندما تكون المداخل $D_3=1$، $D_2=0$، $D_1=0$، $D_0=1$
وتكون $S_0=0$ و $S_1=1$ ؟

١٢٠ ما هو عدد خطوط تحكم منتقي البيانات Multiplexer عندما تكون عدد مداخل بياناته تساوي 64 ؟

١٣٠ما هو المدخل الذي نلقاه في خرج Multiplexer يحتوي على 128 مدخل للبيانات عندما تكون قيمة خطوط التحكم: $S_6S_5S_4S_3S_2S_1S_0 = 1000111$ ؟

١٤٠ على أي مخرج نلقى دخل موزع البيانات يحتوي على 32 مخرج عندما تكون خطوط التحكم $S_4S_3S_2S_1S_0 = 01101$ ؟

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN



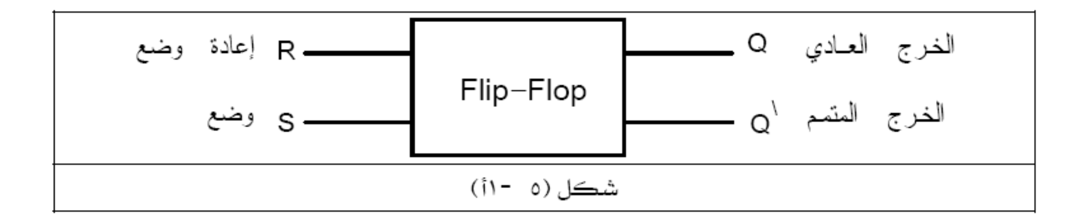
القلابات Flip-Flops

٥ -١مقدمة :

تحدثنا في الباب السابق عن الدوائر التركيبية ، ويوجد نوع من الدوائر الرقمية عبارة عن دوائر تركيبية بالإضافة إلى عنصر ذاكرة تسمى الدوائر التتابعية Sequential Circuits وبينما كانت ركيزة البناء الأساسية في الدوائر التركيبية هي البوابات المنطقية التتابعية هي دائرة القلاب Flip-Flopsويعتمد الخرج في هذه الدوائر على الدخل والحالة التي يكون عليها عنصر الذاكرة.

٥ -٢ قلاب (R-S) غير المتزامن

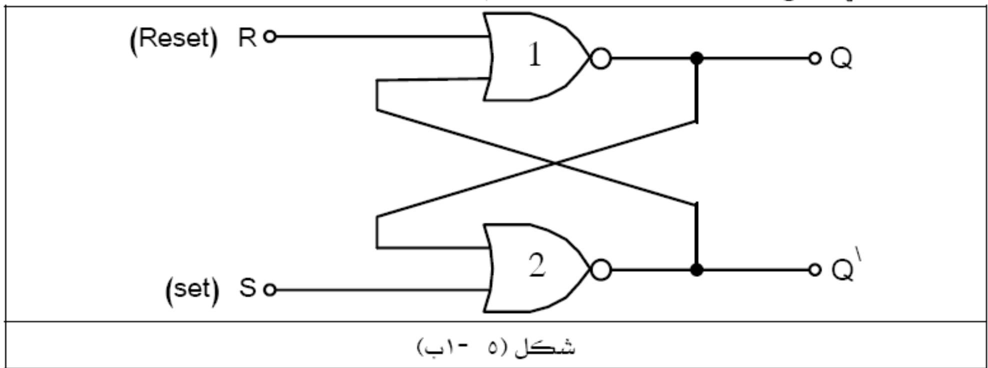
يبين الشكل التالي الرمز المنطقي لقلاب (R-S) غير المتزامن (بدون نبضة ساعة Clock pulse)



شكل (٥ -١أ)

ويمكن تكوين القلاب عن طريق بوابات (NOR) أو (NAND) وطريقة التوصيل لهذه البوابات تجعل خرج البوابة هو دخل للبوابة الأخرى.

الشكل التالي يوضح دائرة قلاب (R-S) باستخدام بوابة NOR.



شكل (٥ -١ب)

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

ومن المعلوم أن خرج بوابة الـ (NOR) يكون عند المستوى المنطقي (0) إذا كان أي من أطراف الدخل عند المستوى المنطقي (1). ويكون الخرج عند المستوى المنطقي (1) إذا كانت كل أطراف الدخل عند المستوى المنطقي (0).

وفيما يلي جدول الحقيقة لقلاب (R-S) باستخدام بوابة NOR.

ملاحظات	الخرج		الدخل	
	$\overline{Q}$	Q	R	S
وضع	0	1	0	1
التخزين	0	1	0	0
إعادة وضع	1	0	1	0
التخزين	1	0	0	0
غير معينة	0	0	1	1

جدول (٥ -١)

ويتضح من الجدول السابق الحقائق التالية:

١. في حالة توصيل الدخل (S) بالمستوى المنطقي (1) (عندما تكون R=0) فإن الخرج($\overline{Q}$) يكون عند المستوى المنطقي (0) ومن ثم يتسبب في جعل الخرج (Q) عند المستوى المنطقي (1) وتعرف هذه الحالة بـ (Set- State) أو حالة الوضع.

٢. في حالة توصيل الدخل (S) بالمستوى المنطقي (0) مع ثبات قيمة (R) عند المستوى المنطقي (0)
فإن الخرج (Q) لا يتغير وتبقى قيمته عند المستوى المنطقي (1) و الخرج ($\overline{Q}$) يكون عند المستوى المنطقي (0) وبالتالي لا يحدث لطرفي البوابة (1) أي تغيير ، وتُعرف هذه الحالة بحالة التخزين No Change عندما تكون إشارة الدخل لكل من الخطين R,S عند المستوى المنطقي (0).

٠٣ وبنفس الطريقة يمكن دراسة حالة توصيل الدخل (S) بالمستوى المنطقي (0) عندما تكون(R=1) في هذه الحالة فإن الخرج (Q) يكون عند المستوى المنطقي (0) وبالتالي ($\overline{Q}$)

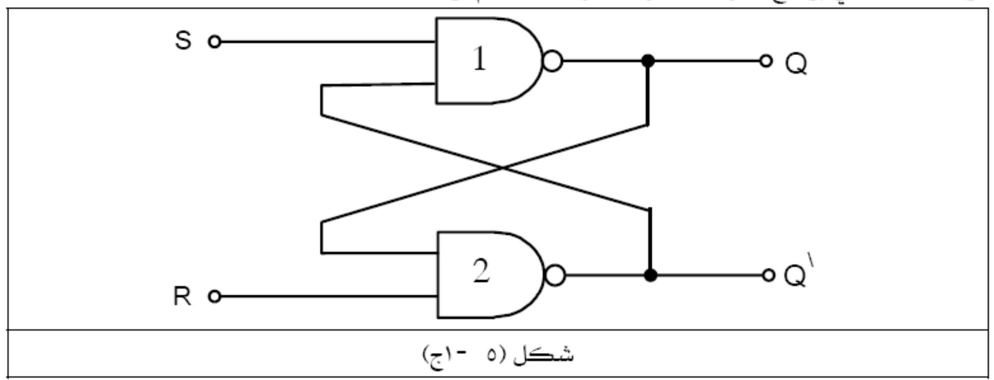
diab abdien diab
albaha university
Saudia arabia

يكون عند المستوى المنطقي (1) ، وتُعرف هذه الحالة بحالة الـ (Clear- State) أو إعادة الوضع Reset.

٤. في حالة توصيل الدخل (R) بالمستوى المنطقي (0) مع ثبات قيمة (S) عند المستوى المنطقي (0) فإن الخرج (Q) لا يتغير و كذلك ($\overline{Q}$) ، وتُعرف هذه الحالة بحالة التخزين .

٥. عند توصيل كلٍ من (R,S) بالمستوى المنطقي (1) فإن كلاً من ($Q,\overline{Q}$) متممان لبعضهما ، وتسمى هذه الحالة "حالة غير معينة " ويجب تجنبها عند تشغيل القلاب.

والشكل التالي يوضح دائرة قلاب (R-S) باستخدام بوابة NAND.



شكل (٥ -١ج)

diab abdien diab taha
university of khartoum
SUDAN

وفيما يلي جدول الحقيقة لقلاب (R-S) باستخدام بوابة NAND.

وضع التشغيل	الخرج		الدخل	
	$\overline{Q}$	Q	R	S
غير معينة	1	1	0	0
وضع	0	1	1	0
إعادة وضع	1	0	0	1
تخزين	1	0	1	1

جدول (٥ -٢)

٥ -٣ قدح القلابات Flip- Flops Triggering

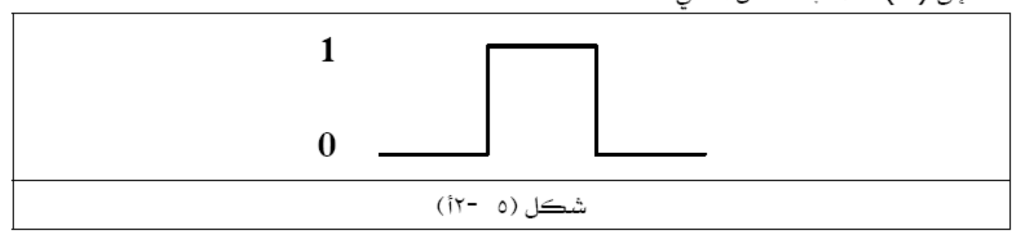
في القلابات غير المتزامنة تغير إشارات الدخل فيها يؤدي إلى تغيير حالة الخرج أما القلابات المتزامنة فإنها تحتاج إلى مدخل قدح(مدخل تزامن Clock) إضافي والذي بدونه لن تعمل هذه القلابات المتزامنة. لذلك يجب عند تشغيل القلابات المتزامنة إعطاء إشارات الدخل أولاً ثم إعطاء نبضة قدح (تزامن) على مدخل القدح عند هذه الحالة يتغير الخرج.

٥ -٣ -١ أنواع نبضات القدح

هناك نوعان من النبضات التي تستخدم لقدح القلابات وهي:

١. نبضة موجبة :

هذه النبضة تكون بدايتها (0) وعند القدح تصعد إلى (1) لفترة معينة ثم تعود مرة أخرى من (1) إلى (0) كما بالشكل التالي:



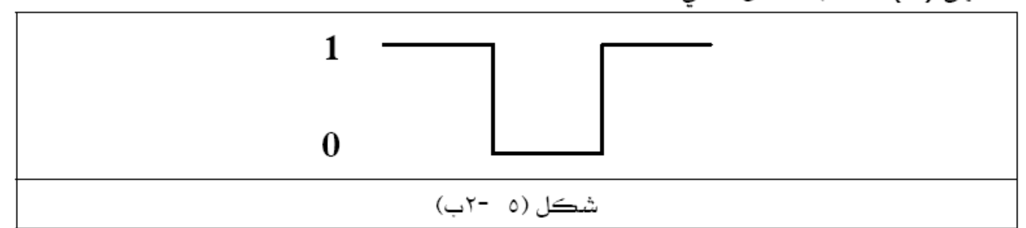
شكل (٥ -٢أ)

diab abdien diab
albaha university
Saudia arabia



٠٢ نبضة سالبة :

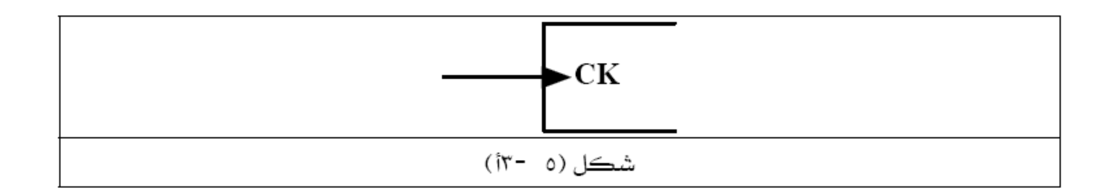
هذه النبضة تكون بدايتها (1) وعند القدح تهبط إلى (0) لفترة معينة ثم تعود مرة أخرى من (0) إلى (1) كما بالشكل التالي:



شكل (٥ -٢ب)

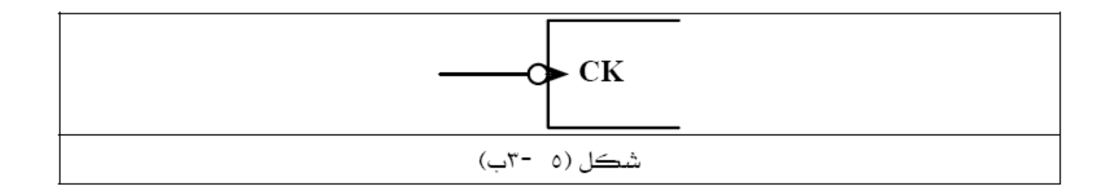
٥ -٣ -٢ طرق قدح القلابات المتزامنة

٠١ نبضة قدح بحافة موجبة كما يتضح بالشكل التالي:



شكل (٥ -٣أ)

٠٢ نبضة قدح بحافة سالبة كما يتضح بالشكل التالي:



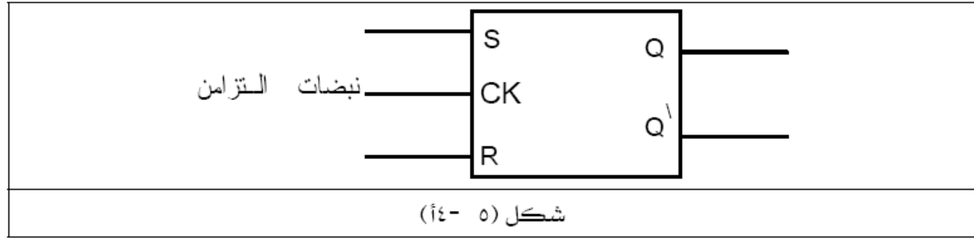
شكل (٥ -٣ب)

٥ -٤قلاب (R-S) المتزامن Synchronous (R-S) Flip-Flop

إن قلاب (R-S) الأساسي عبارة عن شريحة غير متزامنة ، فهو لا يعمل وفقاً لنبضات تزامن أو توقيت. ويضيف قلاب (R-S) المتزامن خاصية تزامنية هامة.

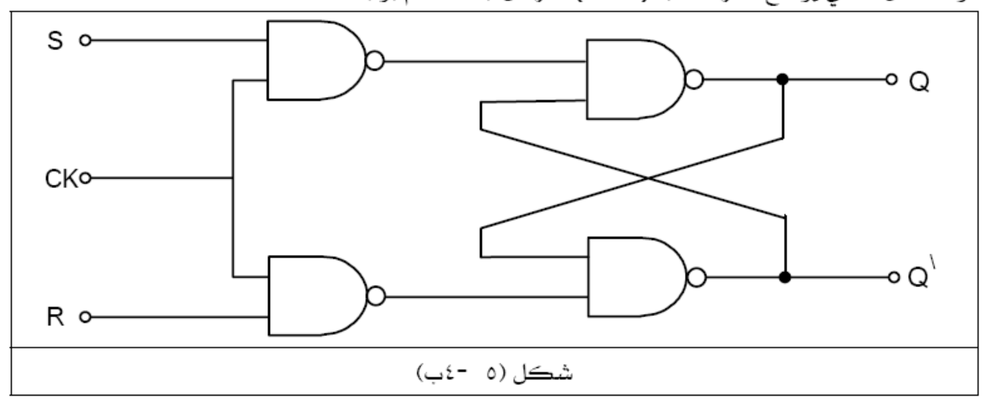
diab abdien diab taha
university of khartoum
SUDAN

ويبين الشكل التالي الرمز المنطقي لقلاب (R-S) حيث يظهر به ثلاثة أطراف للدخل (S,R,CK) وطرفي خرج هما ($Q, \overline{Q}$) .



شكل (٥ -٤أ)

والشكل التالي يوضح دائرة قلاب (R-S) المتزامن باستخدام بوابة NAND.



شكل (٥ -٤ب)

وفيما يلي جدول الحقيقة لقلاب (R-S) المتزامن باستخدام بوابة NAND.

الدخل			الخرج		وضع التشغيل
CK	S	R	Q	$\overline{Q}$	
⎍	0	1	0	1	إعادة وضع
⎍	0	0	0	1	تخزين
⎍	1	0	1	0	وضع
⎍	1	1	1	1	غير معينة

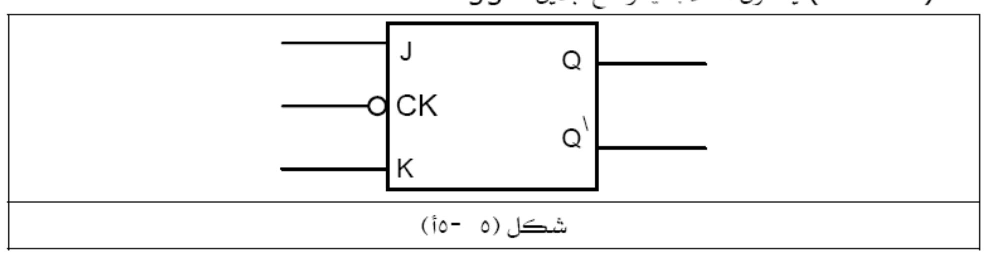
جدول (٥ -٣)

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN

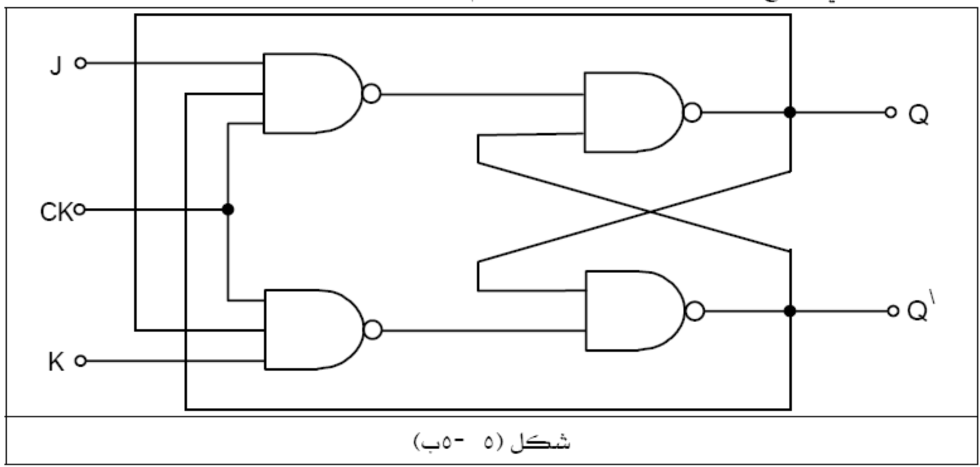
٥ -٥ قلاب J-K Flip-Flop (J-K)

يبين الشكل التالي الرمز المنطقي لقلاب J-K ، ويمكن اعتبار هذا القلاب هو القلاب العام فنلاحظ وجود ثلاثة مداخل (J,K,CK) وخرجان هما الخرج العادي (Q) و الخرج المتمم ($\bar{Q}$) ، وقد صمم هذا القلاب للتغلب على الوضع المحظور (غير معينة) في القلاب (R-S) المتزامن ، فعندما (J=K=1) يكون القلاب في وضع تبديل Toggle.



شكل (٥ -٥أ)

والشكل التالي يوضح دائرة قلاب (J-K) باستخدام بوابات NAND:



شكل (٥ -٥ب)

diab abdien diab
albaha university
Saudia arabia

diab abdien diab taha
university of khartoum
SUDAN



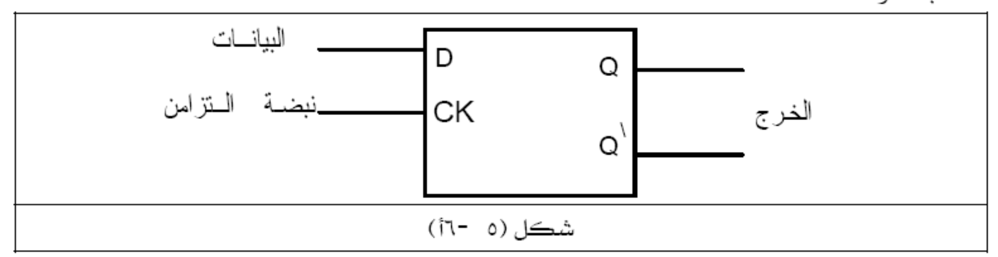
وفيما يلي جدول الحقيقة لقلاب (J-K) باستخدام بوابات NAND:

وضع التشغيل	الخرج		الدخل		
	$\overline{Q}$	Q	R	S	CK
التخزين	No Change		0	0	
إعادة وضع	1	0	1	0	
وضع	0	1	0	1	
الحالة العكسية	Toggle		1	1	

جدول (٥ -٤)

٥ -٦ قلاب D Flip-Flop (D)

يبين الشكل التالي الرمز المنطقي لقلاب (D) ، فنلاحظ وجود مدخل واحد للبيانات (D)، ومدخل للتزامن (CK) ويسمى كذلك بقلاب التأخير (Delay) لأن بيانات الدخل تظهر على الخرج بعد نبضة واحدة.



شكل (٥ -٦أ)

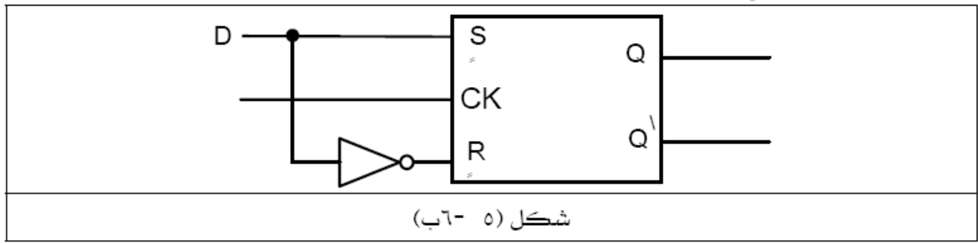
والشكل التالي يوضح جدول الحقيقة لقلاب (D)

CK	D	Q	$\overline{Q}$
	0	0	1
	1	1	0

جدول (٥ -٥)

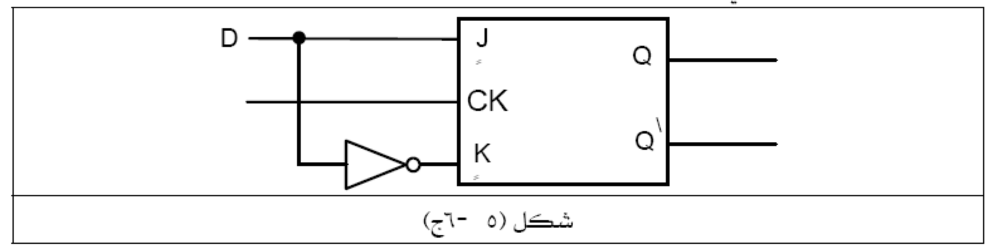
diab abdien diab
albaha university
Saudia arabia

ويمكن بناء القلاب (D) من القلاب (R-S) بإضافة بوابة (NOT) على المدخل(R) كما هو مبين بالشكل التالي:



شكل (٥ -٦ب)

كما يمكن بناء القلاب (D) من القلاب (J-K) بإضافة بوابة (NOT) على المدخل(K) كما هومبين بالشكل التالي:

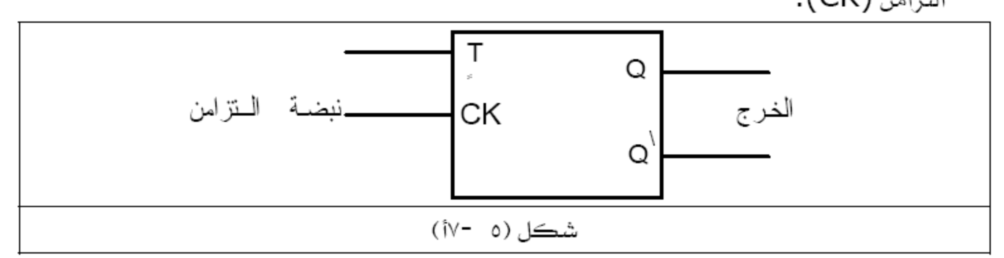


شكل (٥ -٦ج)

وبذلك يمكن اعتبار القلاب D حالة خاصة من قلابي R-S و J-K المتزامنين وتستخدم قلابات D بكثرة في تخزين البيانات، ونظراً لهذا الاستخدام فإنه يطلق عليه أحياناً (قلاب بيانات).

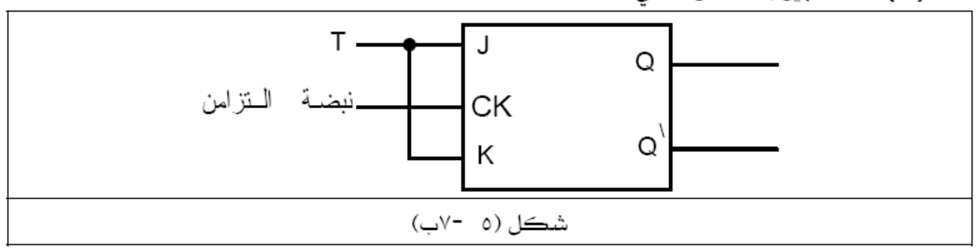
٥ -٧ قلاب (T) T Flip-Flop

يوضح الشكل التالي الرمز المنطقي لقلاب (T) ، فنلاحظ وجود مدخل واحد (T)، ومدخل التزامن (CK).



شكل (٥ -٧أ)

ويعتبر قلاب (T) حالة خاصة من قلاب (J-K) وذلك بتوصيل الطرفين (J,K) معاً ليمثلا الطرف (T) كما مبين بالشكل التالي:



شكل (٥ -٧ب)

والشكل التالي يوضح جدول الحقيقة لقلاب (T)

CK	T	$Q(t+1)$	وضع التشغيل
⎍	0	$Q(t)$	No Change
⎍	1	$\overline{Q}(t)$	Toggle

جدول (٥ -٦)

ومن الجدول السابق نلاحظ أن :

١. عندما يكون الدخل (T) عند المستوى المنطقي (0) وفي وجود نبضة الساعة فإن خرج القلاب $Q(t+1)$ لا يتغير وهذه الحالة تعرف بحالة التخزين No Change .

٢. عندما يكون الدخل (T) عند المستوى المنطقي (1) وفي وجود نبضة الساعة فإن خرج القلاب $Q(t+1)$ يتغير إلى متممه بغض النظر عن الوضع الذي هو عليه وهذه الحالة تعرف بحالة التبديل Toggle لذلك يسمى هذا القلاب بقلاب التبديل وهو يعتبر مقسم للتردد.



اختبار ذاتي

١. ما هي قيم المداخل التي تحتوي على الحالة غير المقبولة لقلاب من نوع SR ؟

٢. ما هو دور مدخل نبضات الساعة في القلابات؟

٣. ماذا يحدث عندما تكون مداخل القلاب J-K : J=1 , K=1 ؟

٤. ما هو نوع وتردد إشارة خرج القلاب J-K عندما تكون J=1 , K=1 ومدخل الساعة يعادل إشارة مربعة ذات تردد 100KHz؟

٥. ما هي سلسلة البتات التي نحصل عليها تعاقبياً في وضع الخرج Q لقلاب SR عندما تكون المداخل خلال الزمن كالآتي:

S=10010111010

R=01001000101

٦. ما هو نوع وتردد إشارة خرج القلاب J-K في حالة J=1 , K=0 ومدخل الساعة يعادل إشارة مربعة ذات تردد 10KHz؟

٧. ما هو نوع وتردد إشارة خرج القلاب T في حالة T=1 و إشارة الساعة مربعة ذات تردد 500KHz؟

diab abdien diab taha
university of khartoum
SUDAN

Counters العدادات

٦ -١ مقدمة :

العداد Counter هو عبارة عن دائرة منطقية تعاقبية تعطي خرجاً له تسلسل منطقي معين ، وتعتبر العدادات من أعظم الدوائر المنطقية وأكثرها استعمالاً ، ويبن العداد أساساً على قلاب (J-K) أو قلاب (T).

وللعدادات الرقمية الخصائص التالية:

١. أقصى عدد يستطيع العداد إحصاؤه.
٢. العد تصاعدياً (UP) أو تنازلياً(Down).
٣. التشغيل المتزامن (Synchronous) أو غير المتزامن (Asynchronous).

٦ -٢ العدادات غير المتزامنة Asynchronous Counters

هي عدادت يتم فيها توصيل نبضة التزامن CK للقلاب الأول ويقدح القلاب الثاني من خرج القلاب الأول وهكذا...........

وتنقسم العدادت غير المتزامنة إلى:

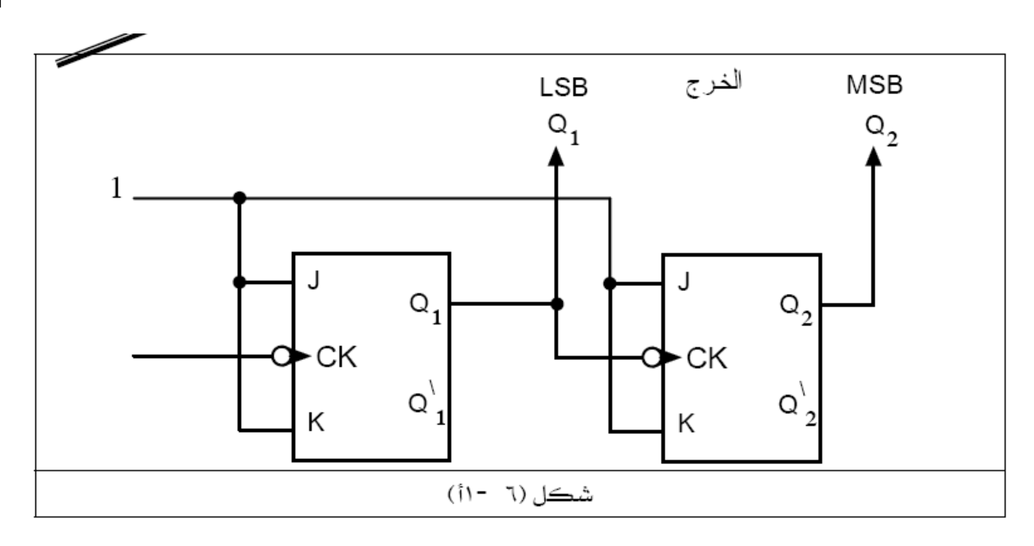
١. العدادات التصاعدية Up - Counters

أ - عداد تصاعدي ذو معامل (4) باستخدام قلابات (J-K):

يبين الشكل التالي عداد تصاعدي غير متزامن ذو معامل (4) أي له أربع حالات عد (يعد من 0 ← 3 عشري) ، ويتكون هذا العداد من قلابي J,K ، ومدخلي الـ K,J لكل قلاب موصلة بالمستوى المنطقي (1).

ونلاحظ أن كلا القلابين يعملان عند الحافة السالبة لنبضة التزامن ومدخل التزامن للقلاب الثاني موصل بالخرج العادي (Q_1) للقلاب الأول. ومخارج العداد هما الخرج العادي (Q_2,Q_1).

diab abdien diab
albaha university
Saudia arabia



شكل (٦ -١أ)

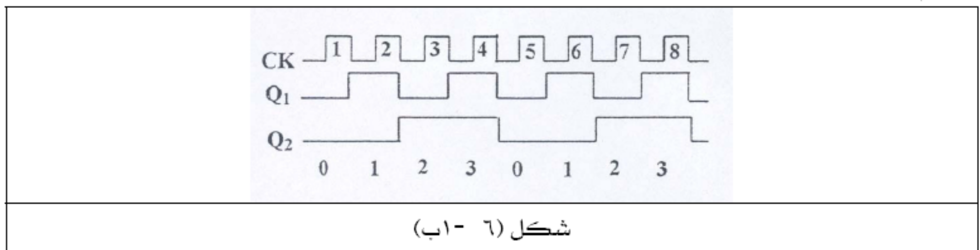
والشكل التالي يوضح جدول الحقيقة لتشغيل هذا العداد. فالقلاب الأول يكون في حالة تبدل مستمرة عند الحافة السالبة لنبضات التزامن والقلاب الثاني يكون في حالة تبدل عند الحافة السالبة للنبضة الثانية لنبصنات التزامن ، وسوف يعد العداد من صفر إلى ثلاثة وعند الاستمرار في نبضات التزامن فإن العداد يعيد العد مرة أخرى من صفر إلى ثلاثة وهكذا..........

جدول الحقيقة لعداد تصاعدي ذو معامل (4)

CLK NO.	O/P		المكافىء العشري
	Q_2	Q_1	
0	0	0	0
1	0	1	1
2	1	0	2
3	1	1	3
4	0	0	0
5	0	1	1
6	1	0	2
7	1	1	3

جدول (٦ -١)

ويبين الشكل التالي الخرج الموجي لهذا العداد لثمان نبضات تزامن حيث نرى من هذا الخرج أن العداد يعتبر مجزيء أو مقسم للتردد حيث أن عدد بنضات الخرج للقلاب الأول (Q_1) يساوي أربع نبضات وعدد نبضات الخرج للقلاب الثاني (Q_2) يساوي نبضتان أي أن القلاب الأول يقسم على (2) والقلاب الثاني يقسم على (4).



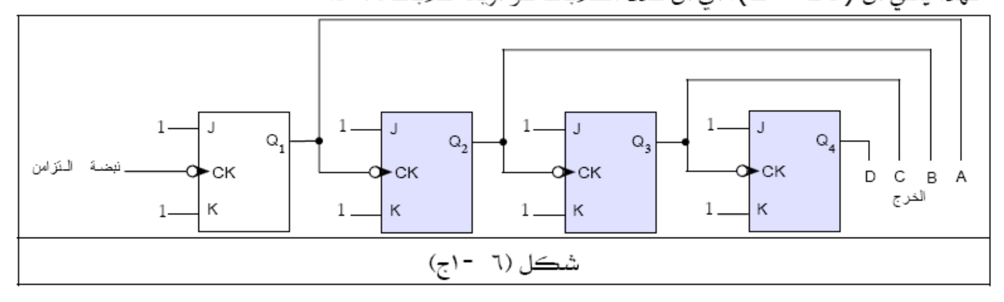
شكل (٦ -١ب)

مثال١:

صمم عداد تصاعدي ذو معامل (16) وذلك باستخدام قلابات J-K مع توضيح حالات العد باستخدام جدول الحقيقة ، ورسم الشكل الموجي للخرج.

الحل:

عداد ذو معامل (16) أي عداد يعد من (0إلى15) ويمكن استنتاج عدد القلابات المستخدمة فيمكن ذلك عن طريق العلاقة ($2^m=16$) حيث (m) تعني عدد القلابات ، وبالتالي عندما تكون m=4 فهذا يعني أن ($2^4=16$). أي أن عدد القلابات هو أربعة قلابات J-K.



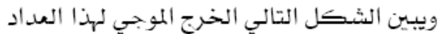
شكل (٦ -١ج)

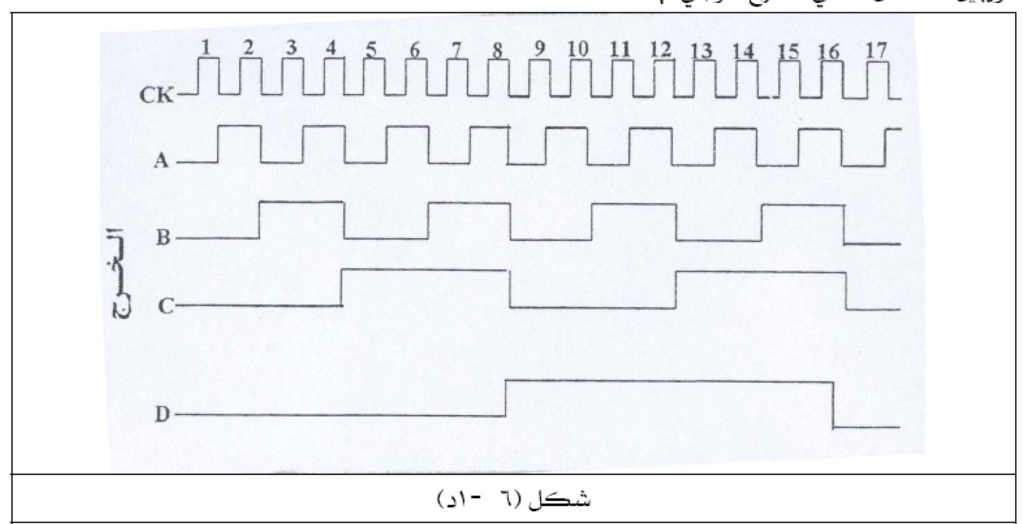
جدول الحقيقة لعداد تصاعدي ذو معامل (16)

diab abdien diab taha
university of khartoum
SUDAN

العدد العشري	العدد الثنائي				العدد العشري	العدد الثنائي			
	8	4	2	1		8	4	2	1
	D	C	B	A		D	C	B	A
0	0	0	0	0	8	1	0	0	0
1	0	0	0	1	9	1	0	0	1
2	0	0	1	0	10	1	0	1	0
3	0	0	1	1	11	1	0	1	1
4	0	1	0	0	12	1	1	0	0
5	0	1	0	1	13	1	1	0	1
6	0	1	1	0	14	1	1	1	0
7	0	1	1	1	15	1	1	1	1

جدول (٦ -٢)


ويبين الشكل التالي الخرج الموجي لهذا العداد



شكل (٦ -١د)

ب - العداد تصاعدي ذو معامل (n):

عندما نريد تصميم عداد ذو معامل (n) فإننا نطبق القاعدة $(2^m \geq n)$ حيث إن:

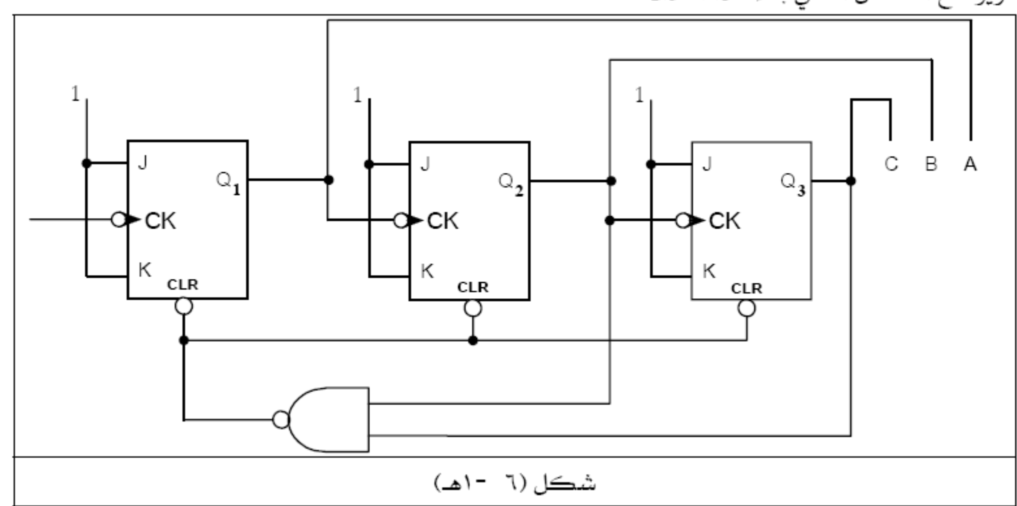
m: عدد القلابات　　　　n: معامل العداد

diab abdien diab
albaha university
Saudia arabia

فمثلاً عندما نريد تصميم عداد ذو معامل (6) أي له ست حالات عد ويعد من (0 إلى 5) فنطبق القاعدة ($2^3 > 6$) لأنه لا يوجد عدد (n) يعطينا (2^m) تساوي (6) لذلك نأخذ الأكبر (8) ولكن هذه الثمانية تعني (8) حالات أي من (0 إلى 7) لذلك فإننا نحتاج إلى ثلاثة قلابات J-K.

ولتكن A,B,C وكذلك نحتاج إلى بوابة NAND تكون مداخلها من المكافىء الثنائي للرقم العشري (6) وهو: أي بوابة NDAD دخلها من خرج القلابان C,B وخرج البوابة يكون دخل لمدخل المسح CLR للقلابات، لذا فإنه عندما يعد العداد العدد خمسة والذي يكافؤه ثنائياً سوف ينتقل العداد لعد العدد ستة الذي يكافؤه ثنائياً وهذا ينشط بوابة NAND بالوحايد لذا فإن خرجها سيكون صفر. وهذا بدوره ينشط مدخل المسح مما يؤدي إلى تصفير جميع مخارج القلابات وتبدأ بالعد من جديد (000) ولا تعد العدد (110).

ويوضح الشكل التالي بناء هذا العداد.



شكل (٦ -١هـ)

ملاحظة:

إذا كانت مداخل المسح للقلابات تنشط بالصفر نستخدم بوابة NAND، أما إذا كانت تنشط بالواحد نستخدم بوابةAND.

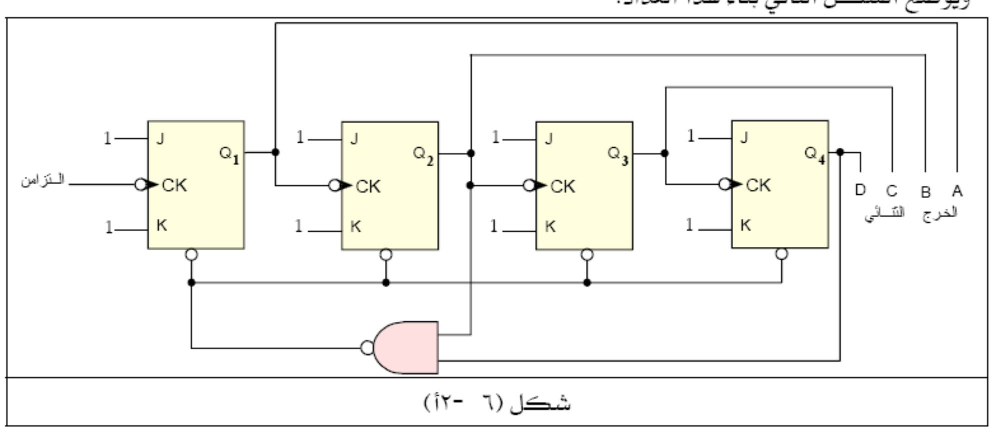
diab abdien diab taha
university of khartoum
SUDAN



Decimal Counter العداد العشري

يعتبر العداد العشري أكثر أنواع العدادات انتشاراً بفضل تطبيقاته واستخداماته الكثيرة، وهو عداد ذو معامل عشرة أي أن العداد يعد من (0 إلى 9) عشري أي من (0000إلى1001) ثنائي ، ويتكون العداد من أربعة قلابات J-K وبوابة NAND ، ويتلخص عمل هذا العداد أنه عندما ينتهي العداد من عد العدد تسعة ويبدأ في العدد عشرة والذي يكافىء ثنائياً وهذا يعني لأن الخرجين (D =1,B =1) هما دخلين لبوابة (NAND) وخرج البوابة ينشط مدخل المسح CLR للقلابات الأربعة ، وهذا يجعل جميع القلابات تقوم بعملية المسح لمخارجها لتساوي صفراً وليبدأ العداد ليعد من جديد.

ويوضح الشكل التالي بناء هذا العداد.

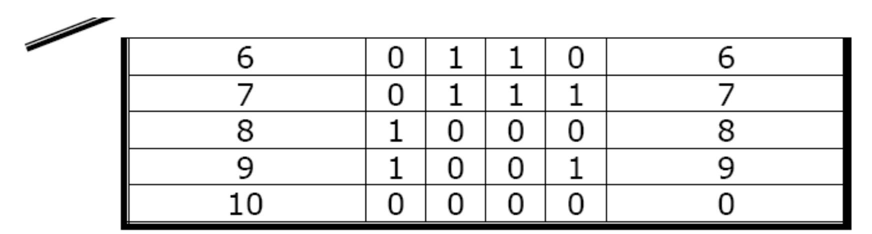


شكل (٦ -٢أ)

جدول الحقيقة للعداد العشري

CLK NO.	O/P المكافىء الثنائي				المكافىء العشري
	D	C	B	A	
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5

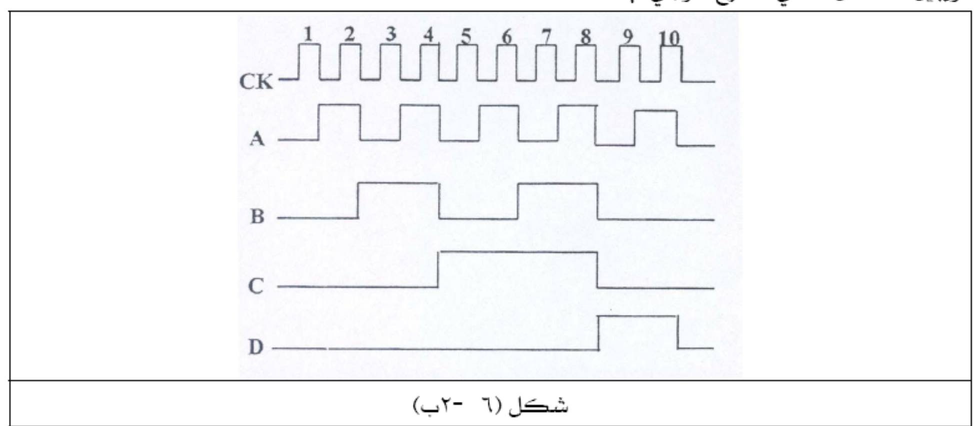
diab abdien diab
albaha university
Saudia arabia



6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	0	0	0	0	0

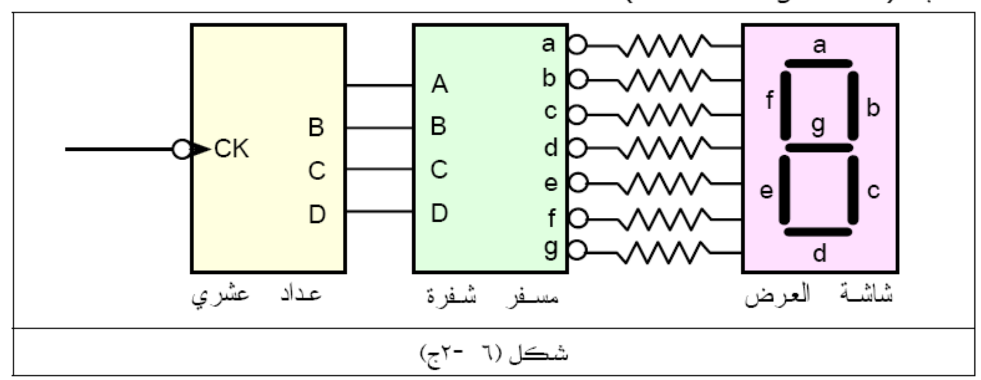
جدول (٦ -٣)

ويبين الشكل التالي الخرج الموجي لهذا العداد



شكل (٦ -٢ب)

الشكل التالي يوضح توصيل العداد العشري مع مفسر الشفرة (Decoder) وشاشة عرض الأجزاء السبعة (Seven Segments).



شكل (٦ -٢ج)

والجدول التالي يبين عمل الدائرة السابقة:
مع العلم أن شاسة العرض ذات السبع قطع هي من نوع مشترك الآنود لذا يكون تنشيط الشاشة عند المستوى المنطقي (0) ولهذا تظهر الفقاعات في مخارج مفسر الشفرة.

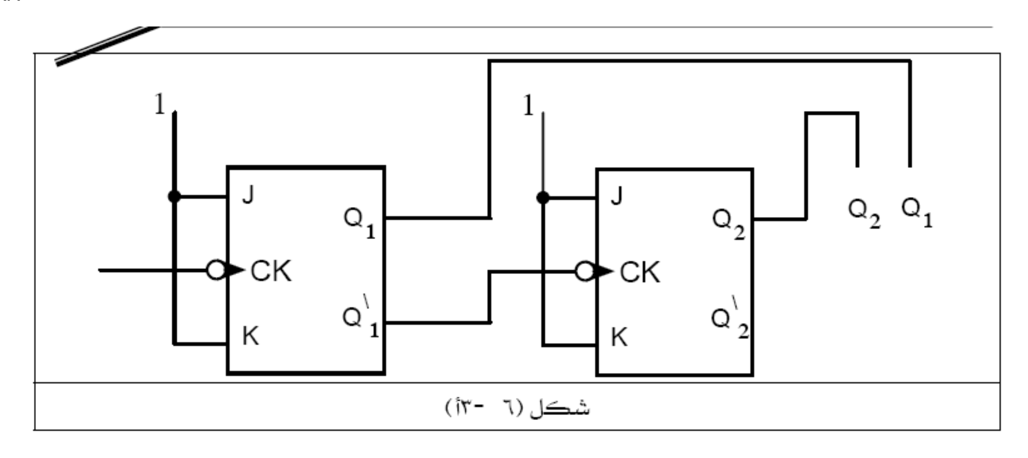
CLK NO.	خرج العداد				خرج مفسر الشفرة						
	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	0	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0

جدول (٦ -٤)

٢ - العدادات التنازلية Down-Counters

أ - عداد تنازلي ذو معامل **(4)** باستخدام قلابات **J-K**:

يختلف العداد التنازلي عن العداد التصاعدي في تسلسل العد حيث يبدأ العد التنازلي في العد من أقصى قيمة ويبدأ في التنازل ، ويبين الشكل التالي عداد تنازلي ذو معامل (4) أي أن له أربع حالات عد ويعد من (3إلى0) عشري ويتكون هذا العداد من قلابي J-K ومدخلي J,K لكل قلاب موصلة بالواحد المنطقي ونلاحظ أن مدخل التزامن CK لكلا القلابين يعملان عند الحافة السالبة لنبضة التزامن ، ومدخل التزامن للقلاب الثاني موصل بالخرج المتمم $(\overline{Q_1})$ للقلاب الأول، ومخارج العداد تكون من الخرج العادي للقلابين Q_2,Q_1 كما مبين بالشكل التالي:



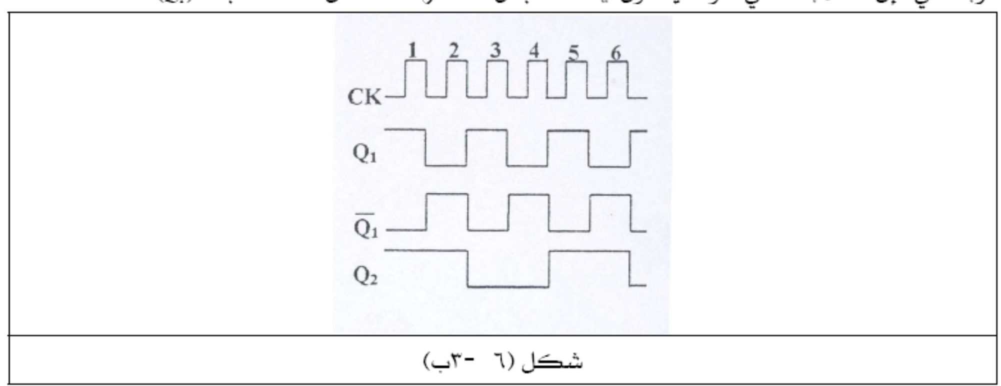
شكل (٦ -٣أ)

والشكل التالي يوضح جدول الحقيقة لتشغيل هذا العداد ، فحالة البداية للعداد التنازلي تكون جميع المخارج للعداد في المستوى العالي (أي أقصى قيم للعدد) ثم يبدأ العداد في التنازل ، فالعداد التنازلي ذو معامل (4) سوف يعد من ثلاثة إلى صفر وعند الاستمرار في نبضات التزامن فإن العداد سوف يعيد العد مرة أخرى من ثلاثة إلى صفر وهكذا.

CLK NO.	O/P		
	المكافىء الثنائي		المكافىء العشري
	Q_2	Q_1	
0	1	1	3
1	1	0	2
2	0	1	1
3	0	0	0
4	1	1	3

جدول (٦ -٥)

ويبين الشكل التالي سلوك هذا العداد ، فالقلاب الأول يكون في حالة تبدل مستمرة عند كل حافة سالبة لنبضات التزامن ، والقلاب الثاني يكون مدخل التزامن له هو الخرج المتمم للقلاب الأول ($\overline{Q_1}$) وبالتالي فإن القلاب الثاني سوف يكون في حالة تبدل مستمرة عند كل حافة سالبة لـ ($\overline{Q_1}$).

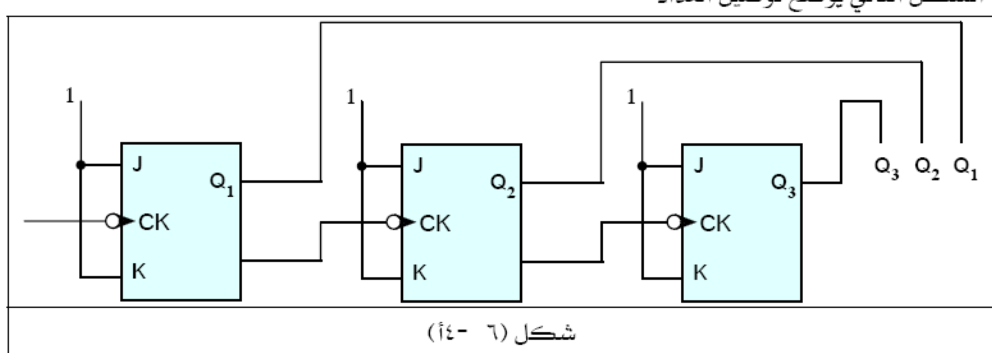


شكل (٦ -٣ب)

ب - عداد تنازلي متموج ذو معامل **(8)** باستخدام قلابات **J-K**:

عداد تنازلي متموج ذو معامل (8) أي أنه يعد من (7إلى0) ولاستنتاج عدد القلابات المستخدمة عن طريق العلاقة: ($2^3=8$) وبالتالي فإننا نحتاج إلى ثلاثة قلابات J-K.

الشكل التالي يوضح توصيل العداد



شكل (٦ -٤أ)

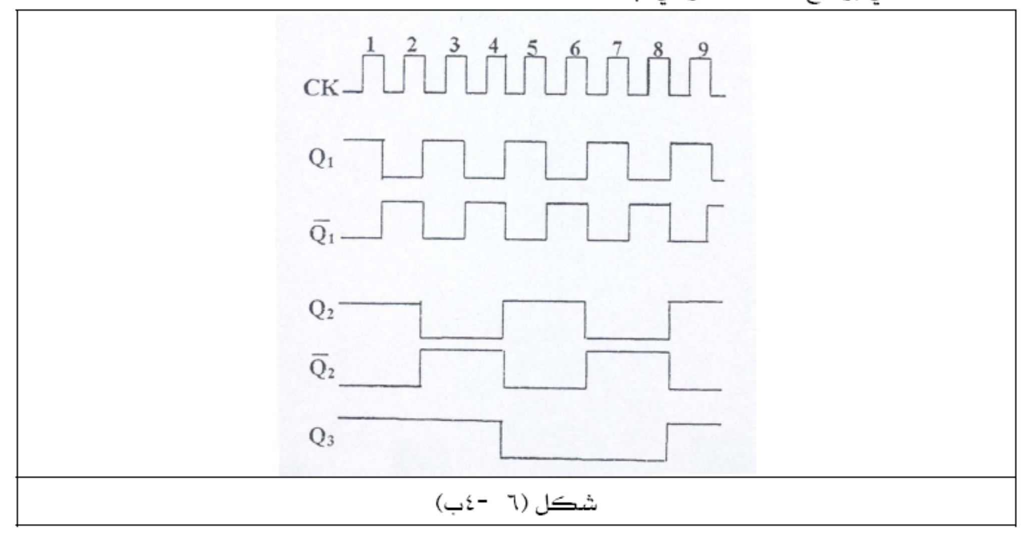
diab abdien diab taha
university of khartoum
SUDAN

الشكل التالي يوضح جدول الصواب (الحقيقة) للعداد:

CLK NO.	O/P			
	المكافىء الثنائي			المكافىء العشري
	Q_1	Q_2	Q_3	
0	1	1	1	7
1	1	1	0	6
2	1	0	1	5
3	1	0	0	4
4	0	1	1	3
5	0	1	0	2
6	0	0	1	1
7	0	0	0	0
8	1	1	1	7
9	1	1	0	6

جدول (٦ -٦)

الشكل التالي يوضح الشكل الموجي لهذا العداد.



شكل (٦ -٤ب)

diab abdien diab
albaha university
Saudia arabia

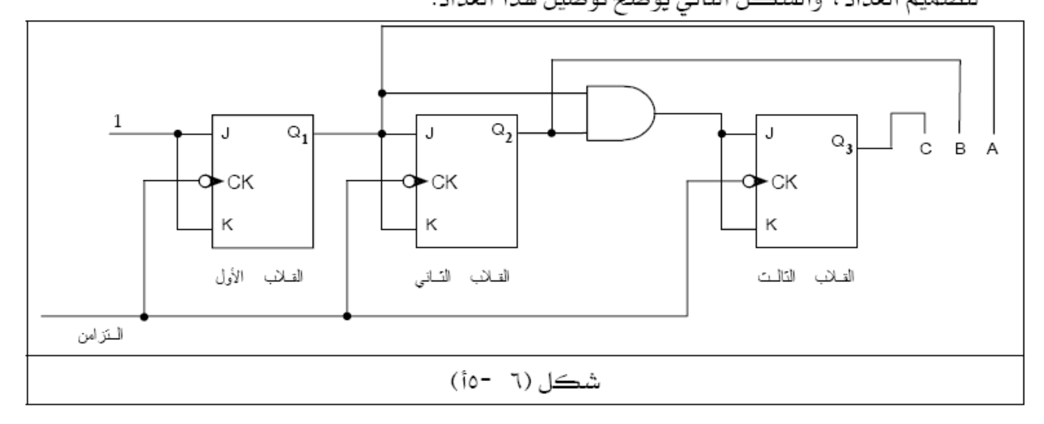
diab abdien diab taha
university of khartoum
SUDAN

٦ -٤ العدادات المتزامنة Synchronous Counters

هي عدادات يتم توصيل مدخل التزامن CK لجميع القلابات في نفس الوقت (توصيل توازي) لحل مشكلة التأخير الزمني الناتج في العدادات غير المتزامنة ونسمي هذه النوعية من العدادات بعدادات التوازي Parallel Counters.

١ - عداد تصاعدي متزامن ذو معامل **(8)**.

يقوم هذا العداد بعد الأرقام من (0إلى7) وبالتالي سوف نحتاج إلى عدد ثلاثة قلابات نوع (J-K) لتصميم العداد ، والشكل التالي يوضح توصيل هذا العداد.



شكل (٦ -٥أ)

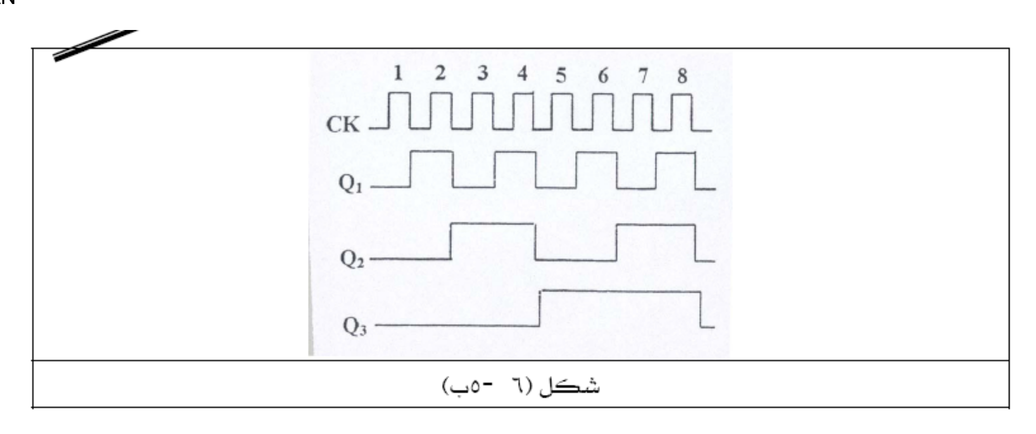
ويلاحظ من الشكل السابق أن:

١ - القلاب الأول يكون دائماً في وضع التبديل (Toggle) أو حالة تخزين (No Change) تبعاً لخرج القلاب الأول.

٢ - يستخدم خرج القلاب الأول والقلاب الثاني كدخل لبوابة AND وهي تتحكم في تشغيل القلاب الثالث ، فعندما يتم تنشيط هذه البوابة عن طريق المستوى المنطقي (1) عند كل من (A , B) فإن القلاب الثالث يصبح في وضع التبديل، وعندما يمنع تنشيط البوابة فإن القلاب الثالث يصبح في وضع تخزين.

ويوضح الشكل التالي الشكل الموجي للخرج .

diab abdien diab
albaha university
Saudia arabia



شكل (٦ -٥ب)

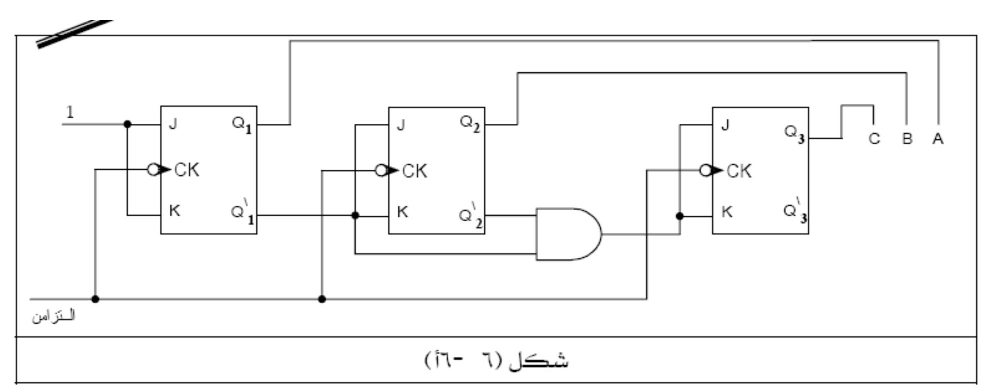
الشكل التالي يوضح جدول الصواب (الحقيقة) للعداد:

CLK NO.	O/P			المكافىء العشري
	C	B	A	
0	0	0	0	0
1	0	0	1	1
2	0	1	0	2
3	0	1	1	3
4	1	0	0	4
5	1	0	1	5
6	1	1	0	6
7	1	1	1	7
8	0	0	0	0

جدول (٦ -٧)

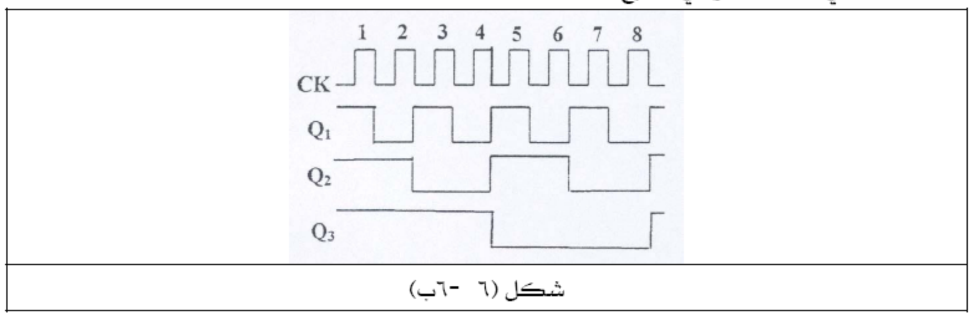
٢ - عداد تنازلي متزامن ذو معامل **(8)**

يوضح الشكل الرسم التخطيطي المنطقي لعداد توازي تنازلي ذو ثلاثة أرقام ثنائية أي معامل (8) ونلاحظ أنه قد وصلت مداخل التزامن CK في نفس الوقت لجميع القلابات ، ولكن الفرق الوحيد هو أن تشغيل العداد التنازلي نستخدم فيه الخرج المتمم $(\overline{Q_1})$ للقلابات في عملية التشغيل.



شكل (٦ -٦أ)

الشكل التالي الشكل الموجي للخرج



شكل (٦ -٦ب)

الشكل التالي يوضح جدول الحقيقة للعداد :

CLK NO.	O/P			المكافىء العشري
	C	B	A	
0	1	1	1	7
1	1	1	0	6
2	1	0	1	5
3	1	0	0	4
4	0	1	1	3
5	0	1	0	2
6	0	0	1	1
7	0	0	0	0
8	1	1	1	7

جدول (٦ -٨)

diab abdien diab taha
university of khartoum
SUDAN

مسجلات الإزاحة
Shift Registers

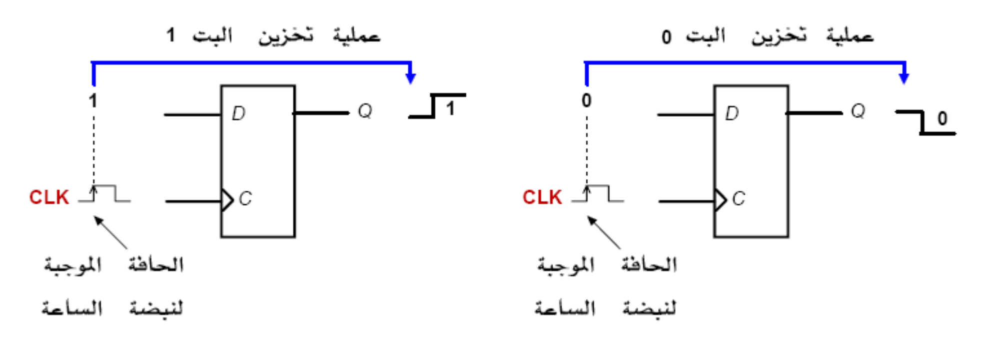
تعتبر مسجلات الإزاحة كنوع من الدوائر المنطقية التعاقبية التي تشبه العدادات الرقمية. تستخدم مسجلات الإزاحة أساساً لتخزين البيانات الرقمية.

سوف ندرس في هذا الفصل بعض الأنواع الأساسية لمسجلات الإزاحة والتطبيقات المُتعلقة مع كل نوع.

تحتوي مسجلات الإزاحة على تركيبة من القلابات دورها تخزين وتحويل البيانات في الأنظمة الرقمية.

يستخدم المسجل أساسياً لتخزين وإزاحة البيانات المتكونة من أصفار وآحاد من مداخله إلى مخارجه.

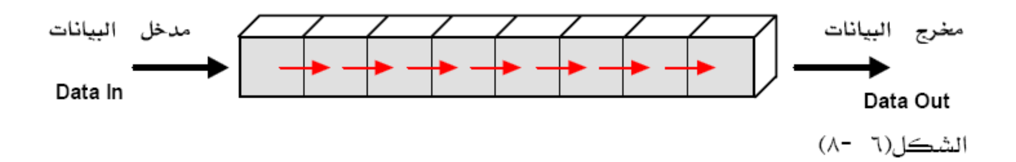
تتحقق عملية التخزين باستخدام قلاب من نوع D لتخزين البت 0 أو 1، كما هو موضح بالشكل (٦ - ٧).



الشكل (٦ -٧)

أما عملية الإزاحة فإنها تتحقق بوسائل مختلفة نذكر منها:

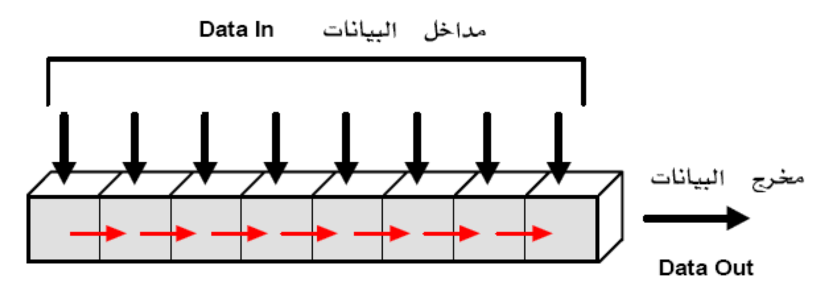
أ - إزاحة مع دخل توالي وخرج توالي للبيانات (الشكل(٦ -٨)).



الشكل(٦ -٨)

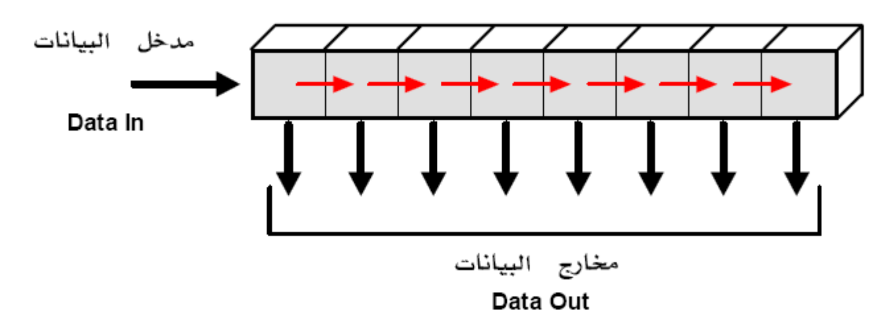
ب - إزاحة مع دخل توازي وخرج توالي للبيانات (الشكل(٦ -٩)).

diab abdien diab
albaha university
Saudia arabia



الشكل(٦ -٩)

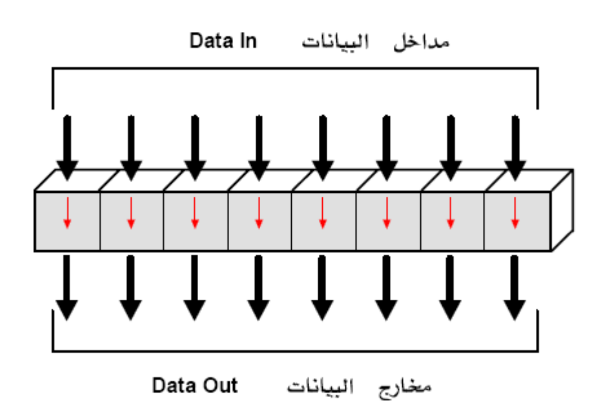
ت - إزاحة مع دخل توالي وخرج توازي للبيانات (الشكل(٦ -١٠)).



الشكل(٦ -١٠)

ث - إزاحة مع دخل توازي وخرج توازي للبيانات (الشكل(٦ -١١)).





الشكل(٦ -١١)

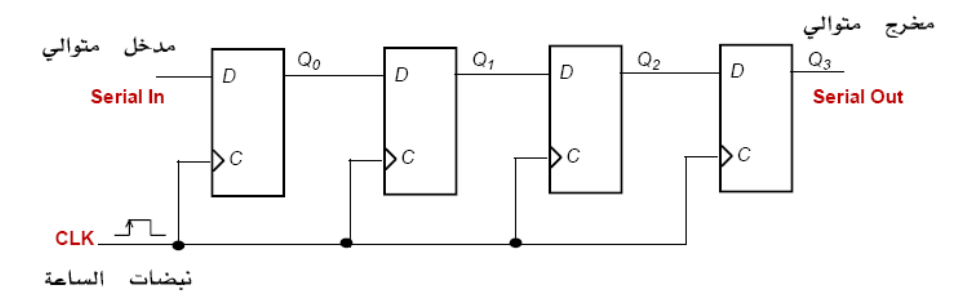
تتمثل سعة المسجل في عدد القلابات الذي يحتوي عليه المسجل وهذا ما يمثل أيضاً عدد بتات المسجل.

١ - مسجلات ذات الدخل المتوالي والخرج المتوالي:

Serial in / Serial out Shift Registers

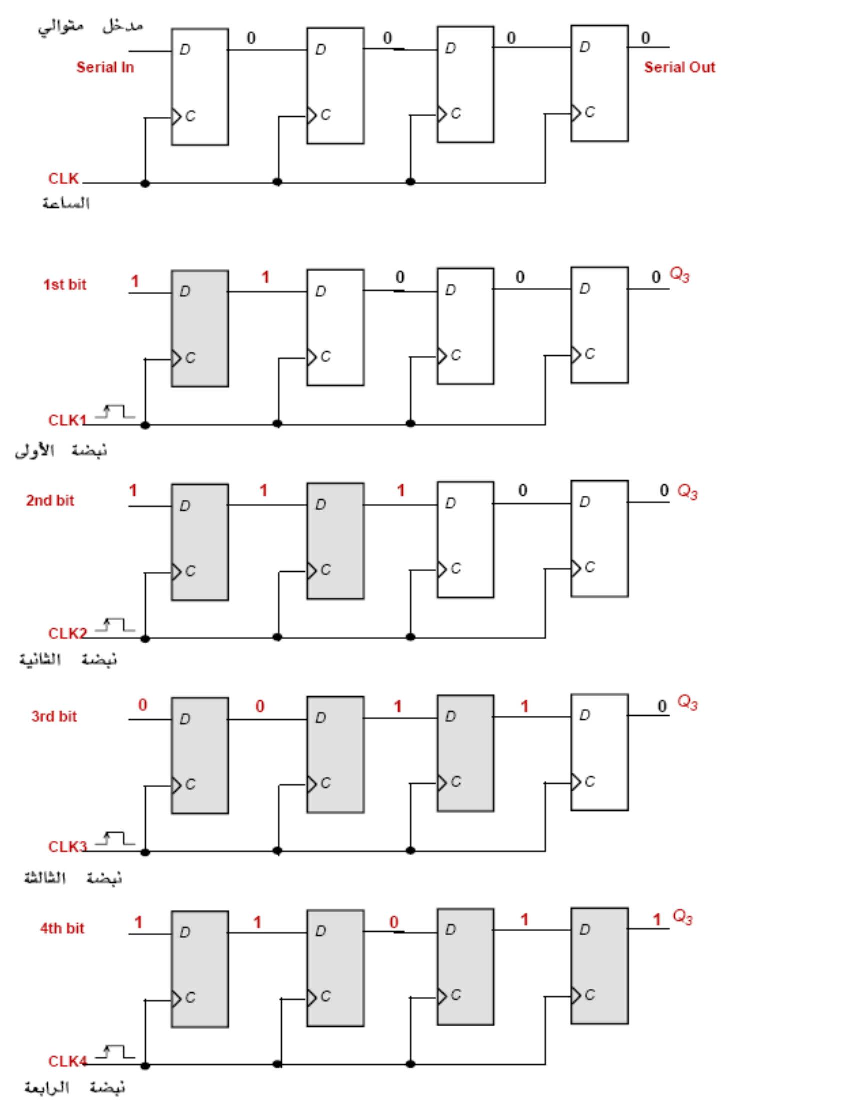
يستقبل مسجل الإزاحة ذو الدخل المتوالي والخرج المتوالي البيانات بصفة متتالية ما يعني بت واحد عند كل نبضة الساعة Clock.

يوضح الشكل (٦ -١٢) مسجل إزاحة يتكون من 4 قلابات من نوع D ما يعني أنه قادراً على تخزين 4 بتات من البيانات.



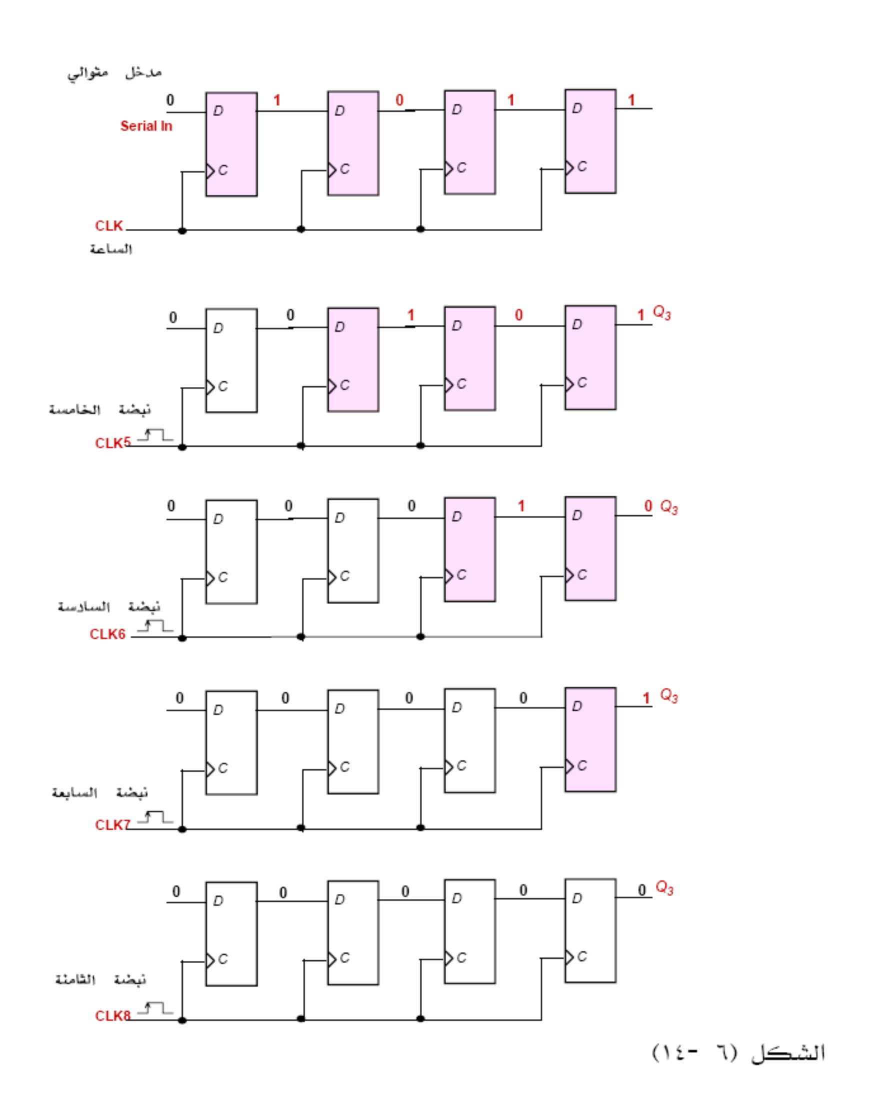
الشكل (٦ -١٢)

يوضح الشكل (٦ -١٣) كيف تتم عملية إدخال بيانات تتكون من الأربعة بتات 1011 بصفة متتالية في المسجل وهذا خلال 4 نبضات للساعة Clock (Clk_1، Clk_2، Clk_3 و Clk_4).



الشكل (٦ -١٣)

كما يوضح الشكل (٦ -١٤) عملية إخراج البيانات 1011 بصفة متتالية وتواجدها على مخرج المسجل خلال 4 نبضات للساعة Clock (Clk_5، Clk_6، Clk_7 و Clk_8).



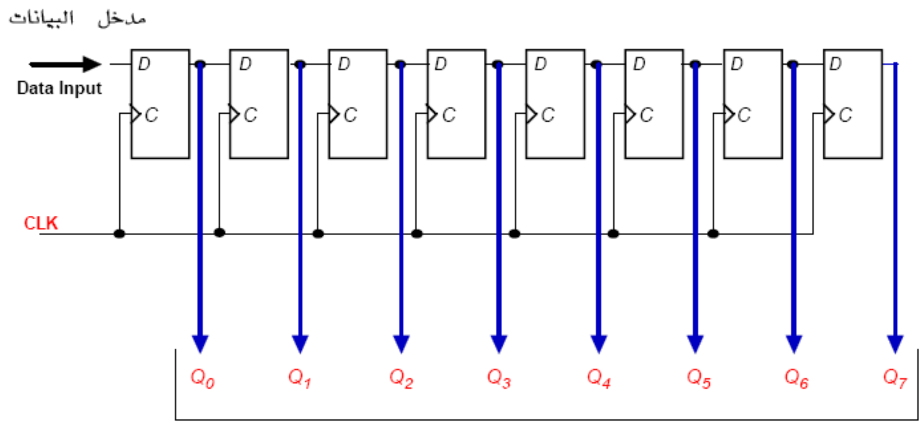
الشكل (٦ -١٤)

diab abdien diab taha
university of khartoum
SUDAN

٢ - مسجلات ذات الدخل المتتالي والخرج المتوازي:
Serial in / Parallel out Shift Registers

يحتوي مسجل الإزاحة ذو الدخل المتتالي والخرج المتوازي على مدخل واحد للبيانات وعدد من المخارج التي من خلالها تكون البيانات فيها متواجدة بصفة متوازية وهذا من خلال أي نبضة من نبضات الساعة.

يوضح الشكل (٦ -١٥) مسجل إزاحة يحتوي على دخل واحد للبيانات D و ثمانية مخارج Q_0 ، Q_1، Q_2، Q_3، Q_4، Q_5، Q_6، Q_7 .



الشكل (٦ -١٥)

diab abdien diab
albaha university
Saudia arabia

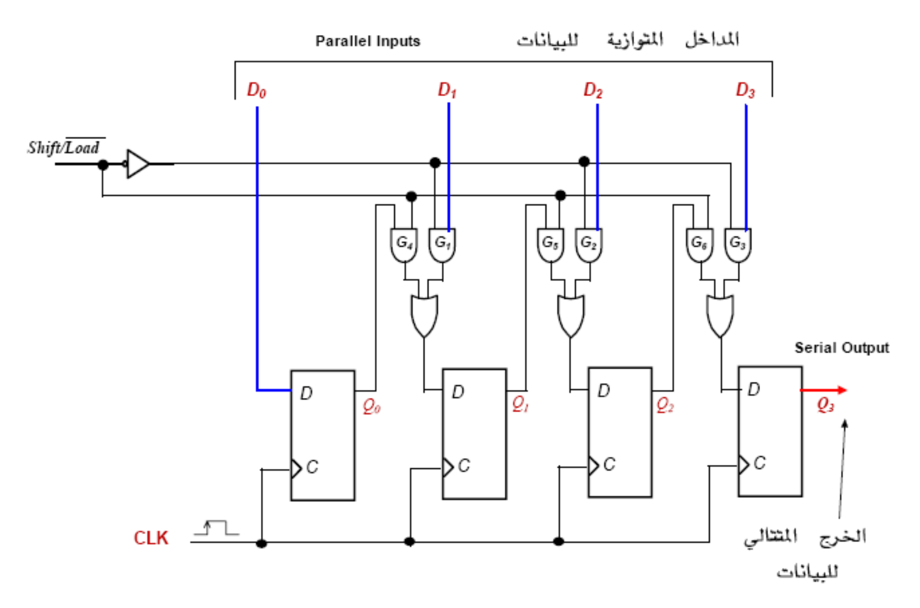
diab abdien diab taha
university of khartoum
SUDAN

٣ - مسجلات ذات الدخل المتوازي والخرج المتتالي:

in / Serial out Shift Registers Parallel

يحتوي هذا النوع من المسجلات على عدد من المداخل المتتالية ومخرج واحد. تدخل البيانات في هذا المسجل في نفس الوقت من خلال نبضة تحميل المسجل Load ، بعدها يمكننا إخراج البيانات بت بعد بت خلال عدد نبضات الساعة يساوي عدد القلابات الذي يحتوي عليه المسجل.

يوضح الشكل (٦ -١٦) نوع من هذه المسجلات الذي يحتوي على أربعة مداخل للبيانات متوازية D_0 ، D_1 ، D_2 و D_3 و مخرج متتالي واحد Q_3.



الشكل (٦ -١٦)

diab abdien diab
albaha university
Saudia arabia

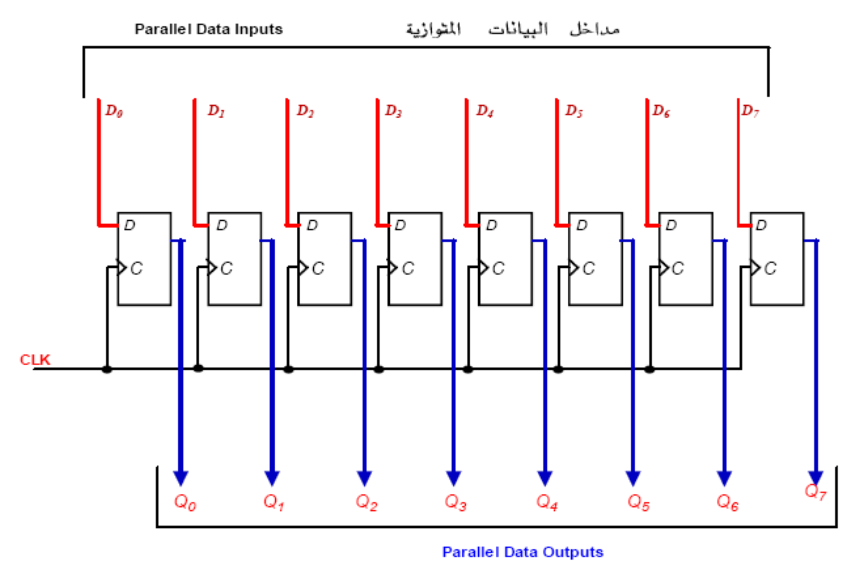
٤ - مسجلات ذات الدخل المتوازي والخرج المتوازي:

Parallel in / Parallel out Shift Registers

يحتوي هذا النوع من المسجلات على عدد من المداخل التي من خلالها يتم إدخال البيانات وفي وقت واحد خلال نبضة التحميل Load بصفة متوازية وعدد من المخارج التي من خلالها يتم إظهار البيانات المُخزنة في المسجل والتي تم إدخالها عبر المداخل المتوازية.

يوضح الشكل (٦ -١٧) مسجل يحتوي على ثمانية مداخل متوازية (D_0، D_1، D_2، D_3، D_4، D_5، D_6، D_7) و ثمانية مخارج متوازية (Q_0، Q_1، Q_2، Q_3، Q_4، Q_5، Q_6، Q_7).

نرى هنا أنه خلال نبضة واحدة للساعة يتم إدخال وتخزين و إظهار البيانات على المخارج بصفة متوازية وفي نفس اللحظة.



الشكل (٦ -١٧)

٥ - مسجلات ذات اتجاهين للإزاحة:

Shift Registers Bidirectional

يعتبر مسجل الإزاحة ذو اتجاهين من المسجلات التي لها إمكانية إزاحة البيانات إلى اليمين أو إلى اليسار وهذا باستخدام بوابات منطقية تتحكم في اتجاه الإزاحة.

يوضح الشكل (٦ -١٨) مسجل إزاحة سعته أربعة بتات والذي يعمل على النحو التالي:

عندما يكون خط التحكم $Right/\overline{Left}$ على المستوى High تتحقق عملية إزاحة البيانات لليمين

وعندما يكون هذا الخط على المستوى Low فإنه يحقق عملية الإزاحة لليسار.

لأن قيمة $Right/\overline{Left} = 1$ تؤدي إلى تمكين البوابات G_1 ، G_2 ، G_3 ، G_4 وهذا يؤدي إلى توصيل أي خرج قلاب بالدخل الذي يليه أو يتبعه وعند حدوث أي نبضة للساعة Clock تتم عملية إزاحة البيانات بخانة واحدة لليمين.

أما قيمة $Right/\overline{Left} = 0$ فإنها تؤدي إلى تمكين البوابات G_5 ، G_6 ، G_7 ، G_8 مما يؤدي إلى توصيل أي خرج قلاب بالدخل الذي يسبقه وعند حدوث أي نبضة للساعة Clock تتم عملية إزاحة البيانات بخانة واحدة لليسار.